

審査の結果の要旨

論文提出者氏名 天川修平

本論文は「Modeling and Simulation of Single-Electron Devices and Circuits (単一電子デバイス及び回路のモデリングとシミュレーション)」と題し、単一電子デバイスとそれを集積して構成される単一電子集積回路の設計手法を確立するために、単一電子輸送現象の基本原理を踏まえたデバイスモデルを構築し、実用的な回路シミュレータの開発を行った研究を述べたもので、英文で記述され六章で構成されている。

第一章は序論(Introduction)であり、単一電子デバイスが集積エレクトロニクスのある方向での究極的デバイスとして、また電磁気量の精密標準を決定するためのデバイスとして期待されていることを述べ、本論文の構成を説明している。

第二章は「理論的背景(Theoretical background)」と題し、後続の章での議論の背景となる、単一電子デバイス動作の基本原則、単一電子回路の一般的取り扱い、エネルギー変化の扱い、高次の効果としての同時トンネリングなどが説明されている。

第三章は「トンネル障壁における単一電子帯電の効果(Effect of single-electron charging on tunnel barrier)」と題して、単一電子デバイスのモデルを考える上で従来明確にされていなかったトンネル過程に伴う障壁形状の変化を考慮すべきことを明らかにし、鏡像電荷以外の帯電効果のためにトンネル電流が接合面積に比例しない場合がありうることを初めて指摘して、その大きさの見積もりと検証のための実験法を提案している。またこれらを取り入れていなかった他所のシミュレーション結果を、特に非対称トンネル障壁のデバイス動作について批判的に考察している。

第四章は「小規模レベル回路シミュレーション(Low-level circuit simulation)」と題し、個別あるいは少数のデバイスを扱う低レベルシミュレーションのために、従来用いられているマスター方程式を用いるシミュレーションとモンテカルロシミュレーションの短所を相補う新しいシミュレーション法として、単一電子回路の取りうる荷電状態をまずモンテカルロ法で数え上げてから、各状態の確率をマスター方程式で精密に求めるシミュレータを提案している。テスト回路として容量結合されたトンネル接合アレイを取り上げ、モンテカルロ法のみを用いるよりはるかに短い計算時間で同等あるいはそれ以上の精度のシミュレーション結果が得られることが示されている。

第五章は「SPICE を用いた単一電子回路シミュレーション(Single-electron circuit simulation using SPICE)」と題し、単一電子回路が CMOS 等の既存集積回路と接続され大規模回路となることを想定した高位シミュレータとして、単一電子デバイスをそのノード特性でモデル化して SPICE に組み入れたシミュレータを初めて提案している。そのシミュレーション結果が十分な精度を有することを検証し、回路規模が増大しても従来法より短時間で計算できることを実証したほか、CMOS 等のロジックとの結合が想定される単一

電子メモリについても精度よくモデル化されることが示されている。

第六章は「結論と展望(Conclusion and outlook)」と題し、以上の各章の結果を要約するとともに今後検討を要する問題が考察されている。

以上、本論文は単一電子デバイスおよびその集積化のために、物理的原理を正確に踏まえたデバイスモデルを構築し、高精度と妥当な計算時間を兼ね備えた実用的な回路シミュレーション手法を提供したものであって、電子工学の発展に寄与する点が少なくない。

よって本論文は博士（工学）の学位請求論文として合格したものと認められる。