

審査の結果の要旨

論文提出者氏名 大塚 康弘

本論文は、「撮像面上で柔軟な読み出し形態制御を行う高機能イメージセンサに関する研究」と題し、全体で7章よりなる。高速かつ小規模の画像処理システムの実現のためにセンサ上にて空間可変サンプリング制御、空間フィルタリング制御を行う高機能イメージセンサ（コンピュテーションナルセンサとも称している）を提案し、VLSIの設計試作を通じてそれらの実証を行った。

第1章は、「序論」であり、イメージセンサにおける高機能化の動向に触れ、本論文の構成、目的をまとめている。

第2章は、「コンピュテーションナルセンサ」と題し、イメージセンサと処理の様々な統合を扱う研究についての概説を行っている。コンピュテーションナルセンサの基本的な枠組みを述べ、研究例を処理形態、回路構成などの観点から論じている。

第3章は、「空間可変サンプリングイメージセンサ」と題し、高速な画像処理システムを実現するために撮像面上の画像データの任意アドレスを読み出すことのできるサンプリング制御方式について論じている。XYアドレス方式などの従来手法についての整理を行った後、提案する方式であるメモリアレイを用いた高速なサンプリング制御方式について論じている。画素アレイに対応した制御メモリアレイを用いることで、中心窓のように任意のサンプリング制御が可能となる。また、読み飛ばしシフトレジスタを利用することで一層の高速化を図っている。画素、メモリ、処理回路の構成、設計を論じ、プロトタイプの試作を行っている。CMOS 0.7 μm のプロセスにて試作を行い、64 × 64 画素を有するプロトタイプを試作している。試作プロトタイプにより、ブロックアクセス、スキップアクセス、中心窓サンプリングといった任意の粗密制御の実現を検証し、センサの動作を確認している。より一層の多画素化への試みも行い、384 × 180 画素の画素アレイを有する空間可変サンプリングセンサの設計を行い、その試作を報告している。

第4章は、「多重解像度イメージセンサ1」と題し、空間フィルタリングを撮像面上にて行うイメージセンサについて論じている。自由な可変サンプリングのために空間可変なフィルタリングが施せることが望ましい。そのため、フィルタリングのためのブロックの大きさが局所的に制御でき、かつそのブロックのオーバーラップが可能な方式を提案し、実現を行った。画素は非破壊読み出しが可能な構成とし、平滑化はキャパシタンスを用いて行う。平滑化のブロックサイズは 3 × 3、5 × 5、7 × 7 の切り替えが可能であり、複数のシフトレジスタを用いることでその制御を行っている。CMOS 0.8 μm のプロセスを用い、64 × 64 画素アレイを有するプロトタイプを試作した。試作プロトタイプを用いた実証

実験にて、平滑なしの読み出しから 7×7 画素までの平滑化読み出しを局所的に制御できることを確認した。

第5章は、「多重解像度イメージセンサ2」と題し、空間フィルタリングと空間可変サンプリング処理の双方を撮像面上に併せ持つイメージセンサについて論じている。具体的には、前章にて論じた多重解像度イメージセンサにシフトレジスタによる空間可変サンプリング機能を付加している。回路構成の詳細な改良を行い、CMOS $0.8\mu\text{m}$ プロセスにて 128×128 画素アレイを有するプロトタイプの設計、試作を行い、検証を行っている。

第6章は、「今後の展開」と題し、本論文で研究開発した多重解像度空間可変サンプリングイメージセンサの応用について論じている。これらのセンサをネットワーク化することにより大規模な画像処理システムを効率よく構築できる可能性について論じている。

第7章は、「結論」であり、本論文の成果をまとめている。

以上を要するに、本論文はイメージセンサの高機能化を論じ、センサ上での空間可変サンプリング、空間可変フィルタリングを行う新しい高機能イメージセンサを提案し、設計、試作、検証を行った。これらの成果は、小規模かつ高速な画像処理システムの実現の基礎となることが期待され、今後の電子情報通信工学の進展に寄与するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。