

審査の結果の要旨

論文提出者 中村 淳一

本論文は、「Pixel Structures and On-Focal-Plane Processing for High Performance CMOS Active Pixel Image Sensors (高性能 CMOS イメージセンサの画素構造とオンチップ信号処理)」と題し、8章よりなり英文で書かれている。CMOS イメージセンサは、低消費電力であり、オンチップに信号処理回路、周辺回路が統合集積化できることから、CCD に対抗する新しいイメージセンサとして活発に研究開発が行われている。本論文では、CMOS イメージセンサの高精細、高感度化のための基礎検討と A/D 変換及びアナログ信号処理機能のイメージセンサ上での実現に関して論じている。

第1章は「Introduction」であり、CMOS イメージセンサの歴史的背景、CCD と比較を行い、高感度、高精細な CMOS イメージセンサを実現するために必要とされる技術を論じ、本論文の位置付けをしている。

第2章は「New Pixel Structure -Part 1- Simple Floating Gate Pixel」と題し、CMOS イメージセンサのための微細化に適した画素構造を提案している。従来より提案されているフローティングゲート検出型の画素構造に比して、簡単な構造で完全電荷転送を行なう画素が実現できる。32 x 27画素アレイの試作を行ない、基本特性の解析、動作の検証を行なっている。

第3章は「New Pixel Structure -Part 2- An Improved Simple Floating Gate Pixel」と題し、第2章で提案した画素構造の改良を提案している。第2章で提案した Simple Floating Gate Pixel では、フォトゲートの電圧が MOSFET のゲートに直接加わるため、動作電圧範囲が狭まり、転送電荷の容量を低下させていた。その欠点を改善するために、光電変換のためのフォトゲートと検出のためのフローティングゲートを分離した構造を提案した。提案画素の試作を行ない、基本特性の検証を行なった。2 μ m の CMOS プロセスでの試作画素にて雑音電荷数20電子を得ることができた。0.35 μ m の CMOS プロセスを用いた場合には、CCD の雑音電荷数(10~20電子)より低雑音の CMOS イメージセンサが実現できることが期待される。

第4章は「Current-Mode Fixed Pattern Noise (FPN) Suppression」と題し、固定パターンノイズの抑圧回路について論じている。ここでは、CMOS イメージセンサの中でも電荷変調デバイス (CMD) 用に電流モードでの固定パターンノイズの抑圧を検討している。固定パターンノイズ抑圧回路は2つの電流メモリセルからなり、列ごとに配置され列並列処理が行なわれる。試作回路による特性解析を行なっている。十分なノイズ抑圧は、それに続く AD 変換のダイナミックレンジを十分に利用するために重要である。

第 5 章は「Current-Mode Second-Order Incremental Δ - Σ Analog-to-Digital Converter For Focal Plane Applications」と題し、センサ面上での AD 変換について論じている。AD 変換はワンチップカメラのための撮像面上機能として最も重要である。CMD イメージセンサについて検討し、電流モードでの AD 変換回路を提案した。11~16 ビットの高分解能をうるためにオーバーサンプリング Δ - Σ 方式を取り入れ、列並列に動作させるアーキテクチャを論じている。スイッチングに伴うクロックフィードスルーが、電流レベルによらず一定となる新しい電流メモリを考案し、変換時間 $177 \mu\text{s}$ 、実効 11 ビットの AD 変換回路を試作している。また、オンチップ AD 変換を有するイメージセンサの設計についても論じている。

第 6 章は「Nondestructive Readout in Active Pixel Sensors」と題し、CMOS イメージセンサでの非破壊読み出しとアナログ信号処理について検討している。非破壊読み出しは、CCD では実現困難な機能であり、これにより撮像面上での多くの画像処理の実現につながる事ができる。CMOS イメージセンサの非破壊読み出しを利用して、kTC ノイズの抑圧、winner-take-all 回路を利用した画素の電荷蓄積状態のリアルタイムモニタリングを実現した。

第 7 章は「Image Smoothing using a Neuron MOSFET」と題し、撮像面上でのフィルタリングなどのアナログ信号処理を論じている。信号の重みづけアナログ演算素子である Neuron MOSFET を用いることにより、画像の平滑化を撮像面上で実現した。また、平滑画像と差分をとることによりエッジ検出機能も実現できる。試作デバイスで検証を行ない、CMOS イメージセンサでの機能統合を実例により示している。

第 8 章は「Conclusion and Future Prospects」であり、本論文の成果をまとめるとともに将来の展望を論じている。

以上を要するに、本論文では、CCD の性能レベルに迫る高精細、高感度な CMOS イメージセンサのための基礎検討、及び CCD では困難なオンチップ信号処理の実現を示しており、今後の電子工学の進展に寄与するところが少なくない。

よって著者は博士（工学）の学位請求論文として合格と認められる。