

論文の内容の要旨

論文題目 1ビットデジタル信号処理を用いた制御に関する研究

氏名 東條啓一郎

1 はじめに

$\Delta\Sigma$ 変調 A/D、D/A 変換器が、通信・音響の分野で広く利用されている。この $\Delta\Sigma$ 変調は、構造が簡単であり、次数とサンプリング周波数を上げることにより、分解能の向上を図ることができる。そのため、安価で高分解能である素子が実現できる。現在、高性能の A/D 変換器や D/A 変換器では、 $\Delta\Sigma$ 変調が利用されている。通常、 $\Delta\Sigma$ 変調 A/D 変換器の出力は、低ビットおもに 1 ビットデジタル信号の出力である。しかし、一般に使われる DSP 等の演算素子は、16 ビット等のマルチビットデジタル信号を扱うように設計されているために、この 1 ビットデジタル信号はマルチビットデジタル信号に変換して利用されている。

本来の $\Delta\Sigma$ 変調 A/D 変換器の出力は 1 ビットデジタル信号であり、サンプリング周波数は MHz オーダーである。このサンプリング周波数は他の A/D 変換器に比べて高い。また、 $\Delta\Sigma$ 変調の特性により、低周波数の分解能が高く、周波数が高くなるに従って劣化する。つまり、この 1 ビットデジタル信号は、帯域が広く、低周波数での分解能が高いといえる。通信・音響分野に比べると、機械などの分野での必要周波数帯域は狭い。そのため、制御信号の演算に $\Delta\Sigma$ 変調 1 ビットデジタル信号の低周波数領域での特性を利用すれば、高速・高分解能な制御が実現できることが期待できる。しかし、1 ビットデジタル信号をマルチビットデジタル信号に変換してから、制御系の補償

器を構成するようでは、 $\Delta\Sigma$ 変調の有利な特性を失うこととなる。そこで、1 ビットデジタル信号のまま演算する方法を使い、 $\Delta\Sigma$ 変調の特性を失うことなしに、機械等の制御系に利用することが考案されている。本論文では、1 ビットデジタル信号演算の構造を明らかにし、1 ビットデジタル信号処理による制御ループについて、優位性を示すことを前半で行った。後半では、実際の装置を用いて実システムに、1 ビットデジタル信号処理方式を応用することをおこなった。具体的には、ブラシレス DC サーボモータの電流制御と、FM ヘテロダイン干渉計の位相角検出を行った。これらの内容について報告する。

2 $\Delta\Sigma$ 変調

$\Delta\Sigma$ 変調の原理を説明する。 $\Delta\Sigma$ 変調のブロック図を図 1 に示す。はじめに、入力アナログ信号を積分する。積分された値の正負を判定し、正のときは'1'を負の時は'-1'を出力する。出力後 1 サンプル遅延をして、出力信号を D/A 変換をし、次の入力アナログ信号が積分器に入力される時と同時に、積分器から先ほどの出力信号分だけ減算をする。このような操作を、 $\Delta\Sigma$ 変調の同期クロックに合わせて行う。このような変調を $\Delta\Sigma$ 変調と呼ぶ。通常 1 ビットデジタル信号は、'1'と'0'の組を考えるが、本論文では'1'と'-1'の組のことを示す。

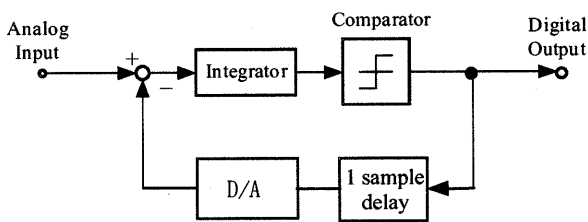


図1 ΔΣ変調ブロック図

ΔΣ変調を代数表現すると次の図2のようにになる。Xを入力、Yを出力とし、コンパレータで発生する量子化誤差をQとすると、次の式のようにになる。

$$Y = X + Q(1 - z^{-1}) \quad (1)$$

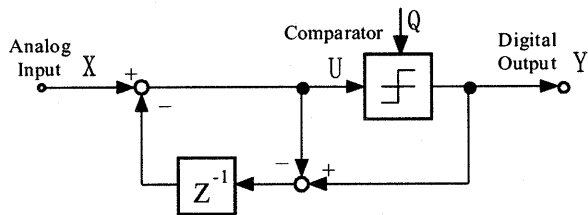


図2 ΔΣ変調の代数表現(1次ΔΣ変調 A/D 変換器)

ΔΣ変調の量子化誤差スペクトルをグラフにすると図3のようにになる。ΔΣ変調の量子化誤差は、低周波数領域では、分解能が高いことがわかる。この低周波数付近を利用するのが本研究である。グラフでの0次とは、通常のA/D変換のことを指し、1次、2次の次数は、ΔΣ変調をする際の遅延器の数を示す。本論文では、主に2次の次数で演算をしている。

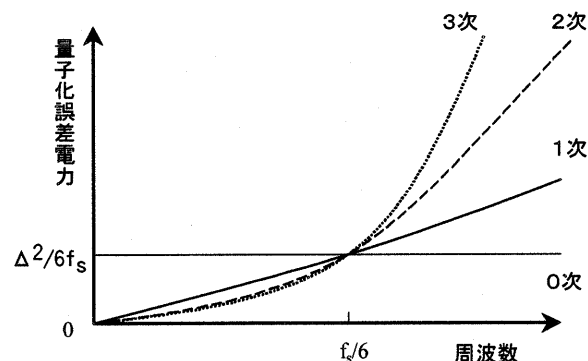


図3 量子化誤差のスペクトル(Δ:量子化ステップ, f_s: サンプル周波数)

3 1ビットデジタル信号演算

1ビットデジタル信号処理をするには、1ビットデジタル信号の演算について明らかにしなくてはならない。1ビットデジタル信号の演算は、入力信号を1ビットデジタル信号とし、出力信号を1ビット

デジタル信号とする演算である。動作は、1ビットデジタル信号のサンプリング周波数に合わせて演算を行う。これまでに、加算・減算・乗算・微分・積分・増幅演算が考案されてきた。しかし、これまでの研究では演算が可能であることはわかっているが、安定的に動作する点、演算分解能、演算器内部のビット幅については、明確な設計指針はなかった。この点について、シミュレーションによる計算により、加算・減算・増幅演算器について、内部の構造を決定した。表1に、計算結果を示す。また、乗算器においては、乗算回数と演算分解能の関係を示した。遅延器段数45段、乗算回数2116回において、120dBのノイズフロアとなった。積分器においては、積分特性と内部のビット幅の関係を示した。

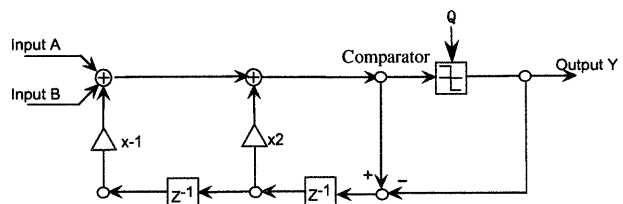


図4 2次加算演算

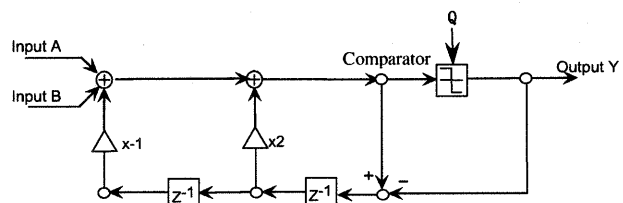


図5 2次増幅演算

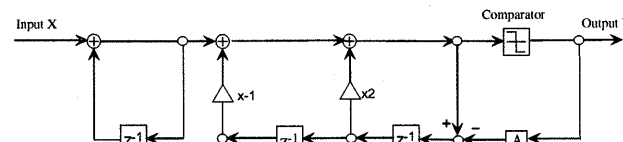


図6 2次積分演算

表1 加算・減算・増幅演算器の内部必要ビット幅

	入力振幅 0.5	入力振幅 1
1次加算器	4bit	5bit
2次加算器	5bit	9bit
1次減算器	4bit	5bit
2次減算器	5bit	9bit
1次増幅器	N _P +2bit	
2次増幅器	N _P +4bit	

※N_P: 増幅器係数のビット幅

4 1ビットデジタル信号処理とマルチビットデジタル信号処理

1ビットデジタル信号処理を用いた制御系とマルチビットデジタル信号処理を用いた制御系について比較をした。図7のような制御系について、最適フィードバックを構成したときに、トルク指令を変えたときの収束点の変化を調べた。マルチビットデジタル信号と1ビットデジタル信号のビットレートを同じにし、計算を行ったところ、マルチビットデジタル信号は、最小ビットごとにしか値をとれないが、1ビットデジタル信号はそれよりも細かい値を取ることができた。マルチビット A/D 変換器は、13ビットを想定し、サンプリング周波数 16kHz、最小ビットを 1 μm とした。このときの1ビットデジタル信号のサンプリング周波数は 200kHz とした。アナログ信号による制御と比較すると、1ビットデジタル信号処理の方がマルチビットデジタル信号処理より、アナログ信号に近い制御ができています。このことは、1ビットデジタル信号の帯域が広いことと、低い周波数領域での高い分解能と関係がある。この優位点についてよく表すことができた。

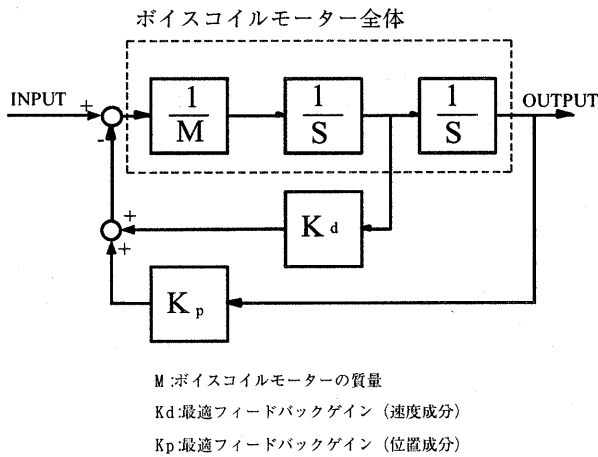


図7 シミュレーションに用いたモデル

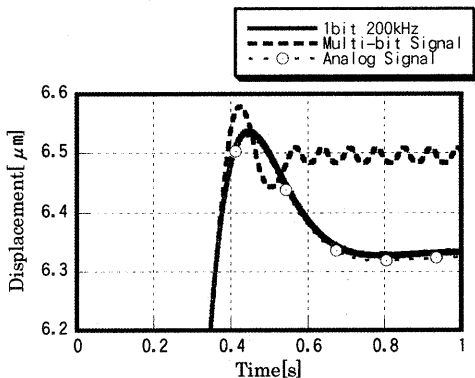


図8 収束点近傍での制御方式による変化

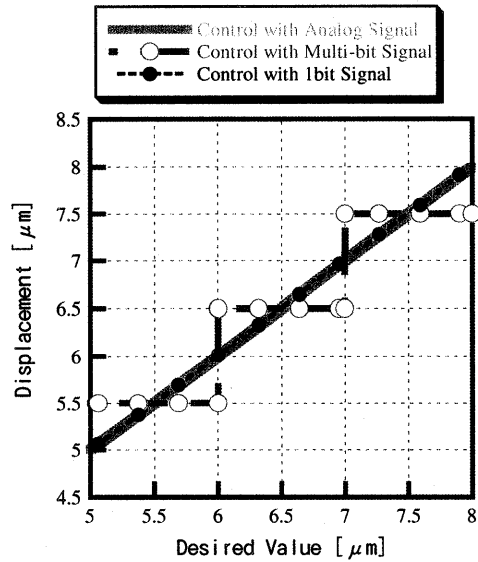


図9 トルク指令を変えた時の収束点の変化

5 ブラシレス DC モータの電流制御

ブラシレス DC サーボモータの電流制御ループに 1ビットデジタル信号処理を応用した。電流制御ループには、応答速度・分解能の高いことが要求される。この性能によってサーボモータの性能の限界が決まる。しかし、一般のブラシレス DC サーボモータでは、高価な A/D 変換器、D/A 変換器は価格の面から利用することはできない。そのため、一部の高性能なサーボモータでは、アナログ制御が使われている。この部分に、1ビットデジタル信号処理を応用すると、デジタル信号処理でありながら、アナログ制御のように高速・高分解能な特性を示すことができるはずである。近年のデジタル信号処理素子の発達により、安価にデジタル信号処理素子を手に入れることが可能である。補償器に必要な主な演算器を実現できているため、P 補償、PI 補償、位相遅れ補償を実現した。実験には、DC24V-10W のブラシレス DC モータと DC280V-30W ブラシレス DC サーボモータを用いた。そのうち、DC24V ブラシレス DC モータの電流制御において、マルチビットデジタル信号による制御と比較したところ、低速時のトルクリップルを測定したところ、定格トルクの 2%内にすることができた。オリジナルのマルチビット制御では、3%であった。また、応答速度は、立ち上がり時間を見たところ、オリジナルが 1.2ms に対して、本方式は 0.35ms に向上した。

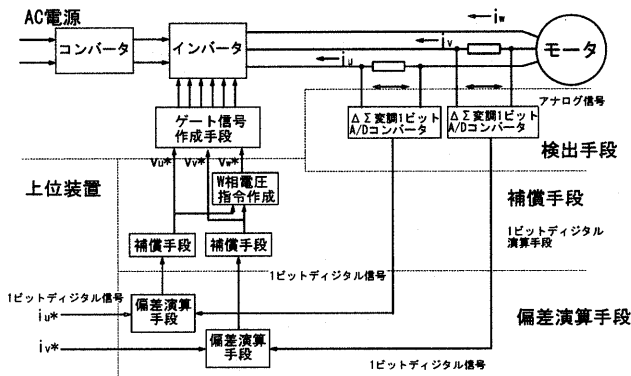


図 10 1ビットデジタル信号処理を用いたブラシレス DC サーボモータの電流ループ

6 距離センサ

1ビットデジタル信号処理を用いた距離センサについて研究をした。半導体レーザを電流による直接変調を利用したFMヘテロダイン干渉計による距離センサが実現できることは知られている。FMヘテロダイン干渉計では、光の波長よりも短い距離を測定するには、ビート波形の位相角を求める必要がある。この位相角検出に1ビットデジタルの乗算器を用いて検出することを行った。FMヘテロダイン干渉計のビート信号は、変調電流に三角波を用いると、三角波の上りと下りで異なるビート信号をしめす。これらのビート信号は、位相角が同じで、角速度の符号が異なるもので出力される。従って、この2種類のビートを乗算して、ビートの周期に合わせて積分すると、位相角だけが求められることができる。この原理にしたがって、波長650nmの半導体レーザを用いて、FMヘテロダイン干渉計の位相角検出に成功した。このことにより、アナログ信号の演算部分に1ビットデジタル信号処理の応用範囲が広がった。

7 本論文の結論

1ビットデジタル信号処理を用いた制御への応用について研究をした。これまでに十分でなかった1ビットデジタル信号演算器の構造、1ビットデジタル信号処理の優位性を明らかにした。実際の装置に1ビットデジタル信号処理方式補償器を組み込み実験を行った。

1ビットデジタル信号処理を実現するために、これまでに考案されてきた1ビットデジタル信号演算について、加算・減算・乗算・積分・増幅演算について構造を特定した。構造が明らかになったことにより、制御に必要な補償器が実現できるようになった。1ビットデジタル信号処理の演算を実現できるようになったので、これを使った制御ループをつくり、マルチビットデジタル信号処理のものとシミュレーション

上で比較したところ、マルチビットより細かいところまで制御が可能となった。1ビットデジタル信号処理をブラシレス DC サーボモータの電流ループに応用し、任意の P 補償、PI 補償、位相遅れ補償を実現できるようになった。また、1ビットデジタル信号処理を応用した、距離センサを構成し、位相角の検出に成功した。これらの結果により、1ビットデジタル信号処理を用いて制御の実現できることを示すことができた。同時に有効性も示すことができた。