

審査結果の要旨

氏名 犬飼 貴士

本論文は、「Device / Circuit Cooperation Scheme for Low Power and High Performance VLSIs」(和訳：低消費電力・高性能 VLSI のためのデバイス・回路の協調技術に関する研究)と題し、英文で書かれている。本論文の目的は、将来の大規模集積回路 (VLSI) が直面する消費電力増大の問題を、デバイスと回路の協調技術によって解決を図る方法を述べたものであり、全 7 章より構成される。

第 1 章は「Introduction」(序論)であり、LSI の消費電力の増大、特に電源電圧が 1V 以下まで低下した場合のスタンバイ電力増大の問題は、デバイス単体では解決不能であることを示すとともに、回路との協調が必須であることを述べ、本論文の背景と目的を明確にしている。

第 2 章は、「Circuit Schemes for Low Power and High Performance LSIs」(低消費電力および高性能 LSI のための回路形式)と題し、従来の低消費電力回路形式をレビューするとともに、これらの回路の問題点を指摘している。

第 3 章は、「Extremely Low Stand-by Power by Boosted Gate MOS」(ブーストゲート MOS による超低消費電力化)と題し、従来の回路技術の問題点を解決して極めて小さなスタンバイ消費電力を実現する新しい回路方式 Boosted Gate MOS (BGMOS)を提案している。この方式では、高速動作する CMOS 回路に直列にリークスイッチを挿入し、そのスイッチはしきい値電圧を高く、ゲート絶縁膜を厚くして高いゲート電圧を印加する。この方式により、高速性を保ちつつスタンバイ電力が将来にわたって大幅に削減できることをデバイスシミュレーションと回路シミュレーションにより明らかにした。

第 4 章は、「High-Speed Mode VTCMOS and Its Scalability」(高速モード VTCMOS とそのスケラビリティ)と題し、低消費電力回路形式として注目されている Variable Threshold Voltage CMOS (VTCMOS)のスケラビリティについて議論している。従来の考えとはことなり、VTCMOS による低消費電力化にはスケラビリティがなく、VTCMOS 回路は高速用途に用いるべきであることを初めて示した。

第 5 章は、「Methodology of Device Design for VTCMOS」(VTCMOS のデバイス設計法)と題し、VTCMOS に適したデバイスの設計について議論している。従来の回路では、基板バイアス効果はデバイス性能を劣化させるため低く抑えられていた。ところが、VTCMOS では基板バイアスを大きく印加できる場合には、逆に基板バイアス定数を大きく設計した方が有利であることを初めて示した。また、臨界基板バイアスの存在とその起源、およびトレンドも明らかにした。

第 6 章は、「VTCMOS in Series Connected Circuits」(直列接続回路における VTCMOS)と題し、直列に接続された縦積み回路における VTCMOS の特性について議論している。縦積み回路においては基板バイアス効果により性能が劣化することが一般に知られている。ところが、従来の回路とは逆に、VTCMOS 回路では縦積み回路においても基板バイアス定数の大きなデバイスの優位性が維持されるばかりか、その優位性が高まる可能性があることを示した。この効果はしきい値電圧の低下およびデバイスの速度飽和現象に起因することを初めて明らかにした。

第 7 章は「Summary and Conclusions」(まとめと結論)であり、本論文のまとめと結論を総括している。

以上のように本論文は、増大する LSI の消費電力の問題を解決するため、低消費電力回路形式をデバイスサイドから考察して最適なデバイスを明らかにするとともに、デバイスと回路の協調技術によって消費電力を大幅に抑制する新しい手法を提案してその有効性を実証したものであって、電子工学上寄与するところが少なくない。

よって本論文は博士 (工学) の学位請求論文として合格と認められる。