

## 論文の内容の要旨

論文題目                    Quantum Mechanical Narrow Channel Effects  
                                  in Nano-Scale MOSFETs  
                                  (和訳 ナノスケール MOSFET における  
                                  量子力学的狭チャネル効果の研究)

氏 名                    間 島 秀 明

Fully-Depleted Silicon-On-Insulator (FD SOI) MOSFET は今後の高性能デバイスとして期待されている。薄層化された FD SOI MOSFET ではキャリアは極薄 SOI 膜に閉じ込められて縦方向の自由度を失ってしまう。そのため、諸特性は量子効果により強い影響を受けることが予想される。キャリアの閉じ込めが生じると、もっとも重要な特性である閾値電圧および移動度が SOI 膜厚依存性を示す。つまり、これらのパラメータを SOI 膜厚により変調することが可能であり、デバイスへの応用が期待される。しかし、FD SOI MOSFET ではパラメータが SOI 膜厚のみであるため、閾値電圧を最適に調整しつつ、高移動度を実現することは難しい。

本研究ではナノスケール極狭チャネル MOSFET における量子力学的狭チャネル効果に注目する。極狭チャネル MOSFET とはチャネル幅もナノスケールにまで小さくした極薄 FD SOI MOSFET のことを指す。極狭チャネル MOSFET ではキャリアの閉じ込めがチャネルの高さ方向のみでなくチャネルの幅方向にも起こる。そのため、デバイス特性はチャネル高さ、チャネル幅、チャネルの向きの三つのパラメータに依存性する。デバイス特性がチャネルの向きにも依存するのは、シリコン中の電子および正孔の有効質量が異方性を持つためである。本研究では、このチャネル高さ、チャネル幅、チャネルの向きへの依存性を量子力学的狭チャネル効果と呼ぶことにする。極狭チャネル MOSFET ではこの

パラメータを適切に設計することにより閾値電圧の調整と高移動度の両立が期待される。そこで、ナノスケール極狭チャネル MOSFET における閾値電圧および移動度が量子力学的狭チャネル効果によりどのように変化するかを中心に調べた。その際、デバイス設計に量子効果を有効に利用する方法に注目して議論を行なった。数値計算のみでなく、デバイスの試作および測定を行なうことにより、デバイス応用への可能性も示した。

極薄 FD SOI MOSFET、極狭チャネル MOSFET において量子閉じ込め効果による閾値電圧上昇が予想される。本研究では、n 型および p 型極狭チャネル MOSFET において閾値電圧のチャネル幅依存性を実験および数値計算により調べ、閾値電圧がチャネル幅依存性を持つことを示した。試作した n 型極狭チャネル MOSFET のデバイス構造を図 1 に示す。さらに、室温における閾値電圧のチャネル幅依存性および計算値との比較を図 2 に示す。図 2 に示すように両者には一致が見られ、ここで得られた閾値電圧上昇は量子力学的狭チャネル効果によるチャネル幅依存性であることが示された。また、極薄 FD SOI MOSFET における閾値電圧の SOI 膜厚依存性も実験および数値計算により示した。

極狭チャネル MOSFET において閾値電圧は SOI 膜厚、チャネル幅、チャネルの向きに依存する。本研究では、これらのパラメータを最大限有効に利用して極狭チャネル MOSFET の閾値電圧調整を行なう手法を提案した。n 型および p 型 MOSFET において閾値電圧変動は同程度であることが望ましい。FD SOI MOSFET では n 型 MOSFET の閾値電圧上昇にくらべて、p 型 MOSFET の閾値電圧上昇が大きくなってしまふことが計算より予想される。これは FD SOI MOSFET に本質的なものである。一方、極狭チャネル MOSFET では三つのパラメータを適切に選ぶことで n 型 MOSFET と p 型 MOSFET の閾値電圧上昇を同程度にすることが可能である。極狭チャネルの断面を常に正方形 ( $w = h$ ) に保つスケージング則を用いることで、n 型および p 型極狭チャネル MOSFET の閾値電圧上昇を同程度にできることがわかった。特に、チャネルの方向を従来の  $\langle 110 \rangle$  方向から、45 度回転させた  $\langle 100 \rangle$  方向にすることにより、両者の閾値電圧上昇はほぼ一致する (図 3)。

極狭チャネルにおけるキャリアの閉じ込め効果により移動度は複雑に変化する。また、シリコン中の電子および正孔は有効質量に異方性を持つ。これらの性質を最大限に利用することで、極狭チャネル MOSFET の電子および正孔移動度を高く保つことが可能であると予想される。そこで本研究では、極狭チャネル中の電子および正孔の移動度の計算を行ない、極狭チャネル中でのキャリアの移動度を求めた。移動度は音響フォノン散乱の計算から求めた。極狭チャネル MOSFET において従来の  $\langle 110 \rangle$  方向よりも 45 度回転させた  $\langle 100 \rangle$  方向を選んだ方が、電子および正孔の移動度が高いことがわかった (図 4)。これは、谷間内散乱の減少による本質的な移動度の上昇である。

極狭チャネル MOSFET では量子力学的狭チャネル効果を利用することにより適切な閾値電圧調整が可能であり、極狭チャネル MOSFET を用いることによりデバイス設計は自由度が増大することが確認された。また、チャネルの向きを従来の  $\langle 110 \rangle$  方向から、 $\langle 100 \rangle$  方向へと 45 度回転させることによって移動度を高く保つことが可能である。今後、デバイスの特性を最適化する際に量子効果の影響は無視できないと言える。

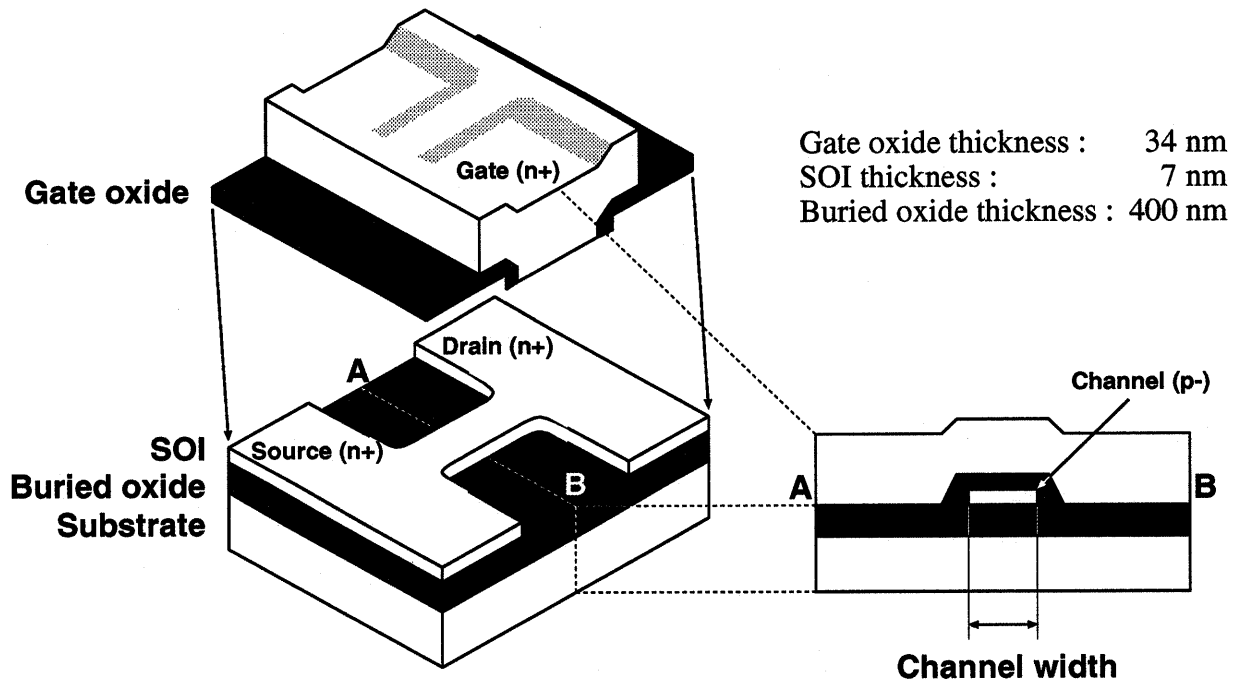


図 1: 試作したデバイス構造。

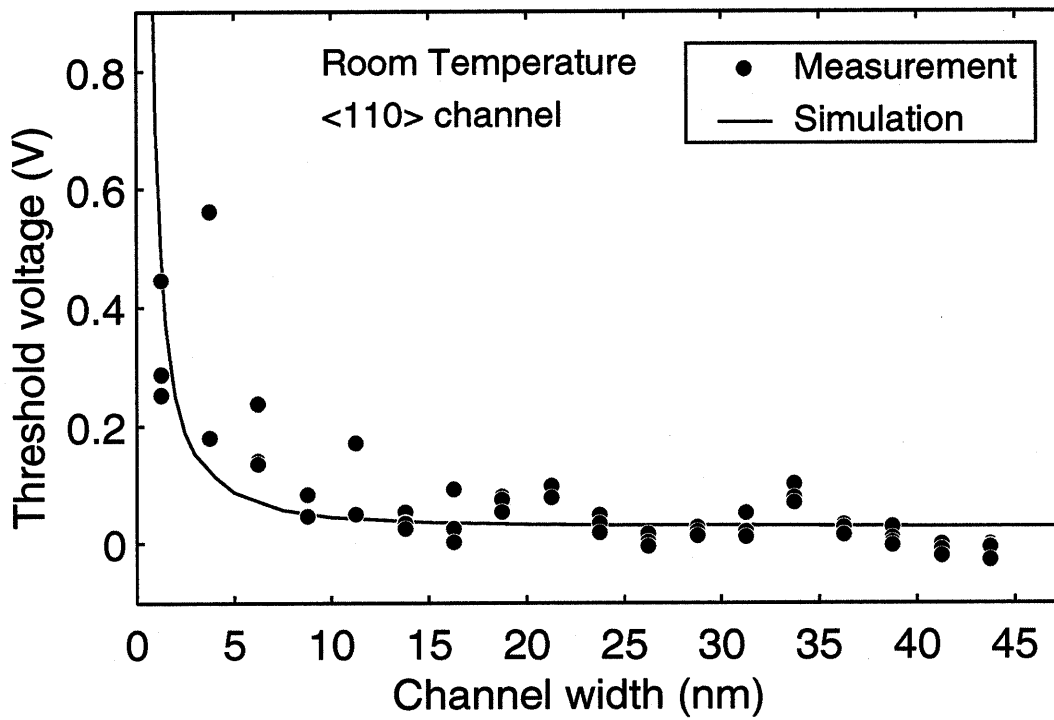


図 2: n 型極狭チャネル MOSFET における閾値電圧の細線幅依存性。

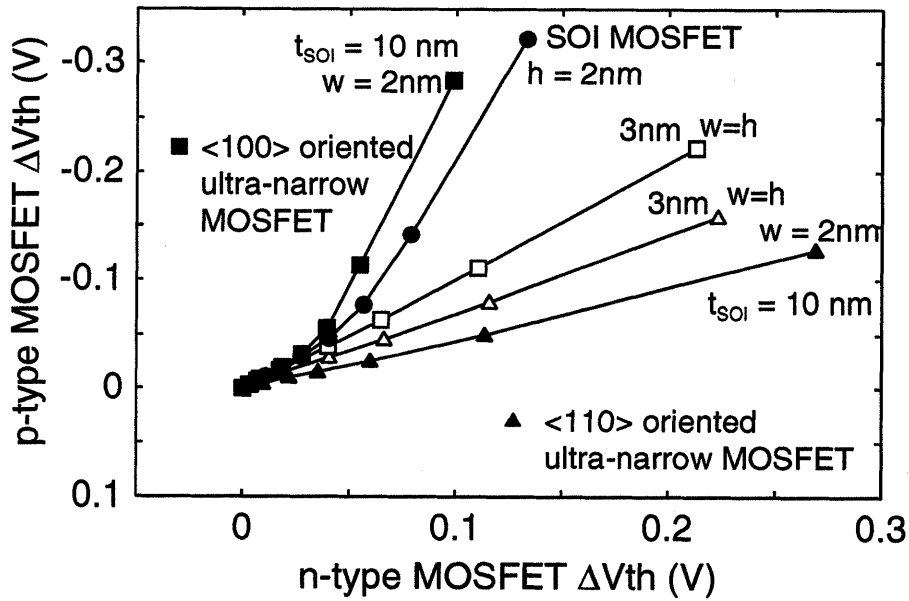


図 3: n 型および p 型 MOSFET における閾値電圧の比較。極薄 FD SOI MOSFET、 $\langle 110 \rangle$  極狭チャネル MOSFET および  $\langle 100 \rangle$  極狭チャネル MOSFET の比較が行なわれている。極狭チャネル MOSFET においてチャネル幅と高さを同時にスケーリングし、常にチャネル断面を正方形 ( $w = h$ ) に保つスケーリング則を用いれば、n 型 MOSFET と p 型 MOSFET で同じ閾値電圧上昇が得られる。

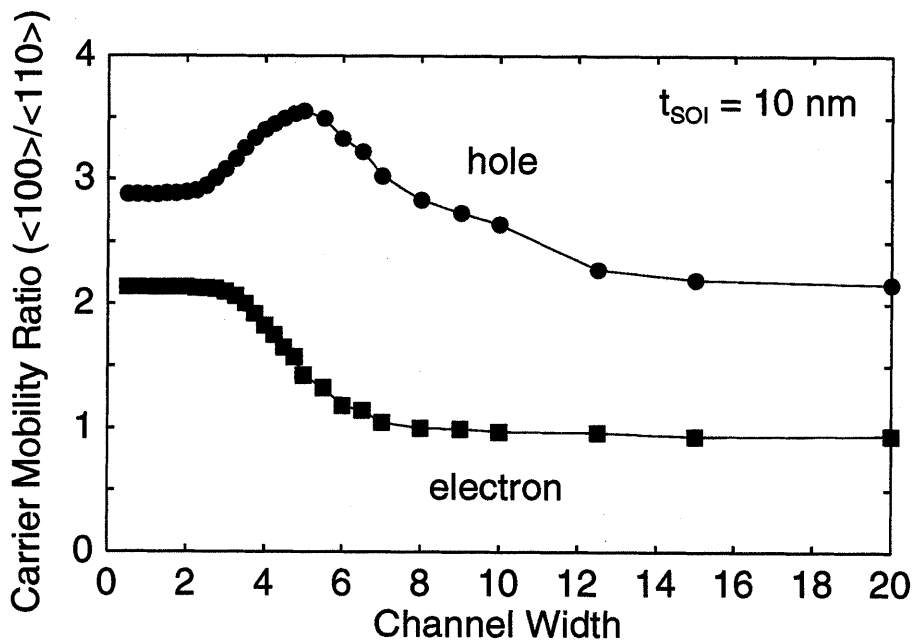


図 4: 極狭チャネルにおける電子および正孔の移動度の比較。図は  $\langle 100 \rangle$  極狭チャネルと  $\langle 110 \rangle$  極狭チャネルにおける移動度の比のチャネル幅依存性である。 $\langle 100 \rangle$  極狭チャネルでは  $\langle 110 \rangle$  極狭チャネルより高い移動度が期待できる。