

## 論文の内容の要旨

論文題目 電力用トランジスタGTBTの開発

氏名 村上 善則

本論文は、電力用トランジスタGTBT(Grounded-Trench-MOS structure assisted Bipolar-mode Transistor)の、構造、動作原理、性能についてまとめたものである。新構造のこのトランジスタは当初、数百V×数百A級の縦型スイッチング素子として考案したもので、このクラスの他の素子より低いオン抵抗と速いスイッチング速度を持つ。よって、こうした素子が使われる産業用ロボットや電気自動車などのモータ駆動装置、無停電電源などに、省エネ、コンパクト化、低コスト化といった面でインパクトを与え得る。

### 構造：

GTBTの基本構造を図1に示す。ドレイン領域である $n^+$ 型の基板上に $n^-$ 型ドリフト領域( $40\Omega\text{-cm}$ 、約 $50\mu\text{m}$ )が形成され、さらにその表面に $n^+$ 型ソース領域とp型ゲート領域とが、互いにある程度の距離を隔てて配置されている。この $n^+$ 型ソース領域とp型ゲート領域を挟み込むようにトレンチ絶縁電極が図のようにストライプ状に配置されており、これらに挟まれた $n^-$ 型領域が“チャンネル領域”である。チャンネル領域は

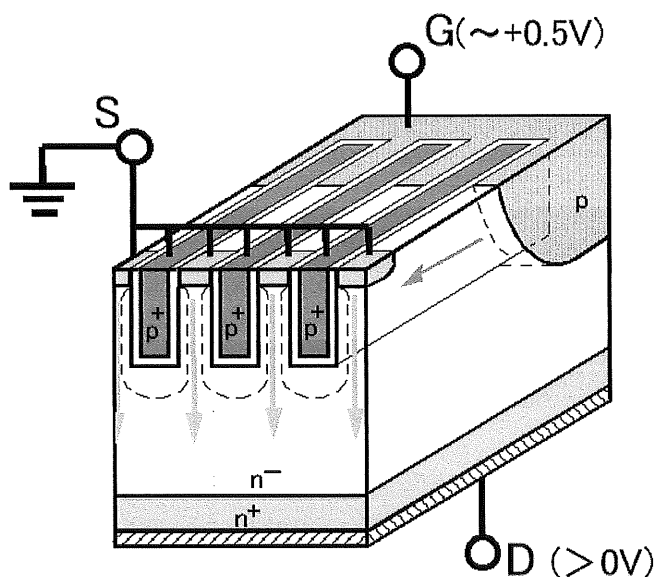


図1：基本構造

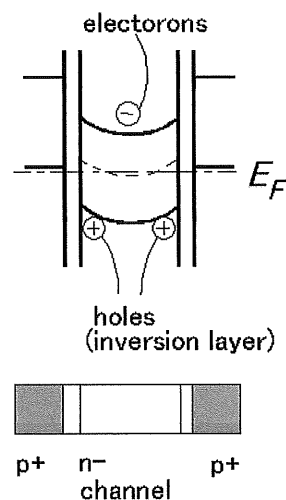


図2：チャンネルのバンド構造

次のような仕組みで主電流を制御する。

#### 動作：

●**遮断特性**：絶縁膜に覆われた前記トレンチ電極は $p^+$ 型ポリシリコンからなり、 $n^+$ 型ソース領域と共にソース電極(図1では省略表示してある)に接続されているため、 $p^+$ 型トレンチ電極とその周辺の $n^-$ 型領域との間にはビルトイン電界が存在する。そこでトレンチ絶縁電極同士の距離(図中、“H”と記した寸法で「チャンネル厚み」と呼ぶ)を十分狭く作りこむことで、この電界を利用してチャンネル領域中にポテンシャル障壁を形成し、 $n^+$ 型ソース領域からの伝導電子の流れを遮断している。さらに「チャンネル長」すなわち図中に“L”と記した、 $n^+$ 型ソース領域からトレンチ底部までの距離をチャンネル厚みHの3倍以上と長く設計することで、JFETでいうところの「長チャンネル構造」を実現しており、チャンネルの遮断性はトランジスタチップのアバランシェ降伏条件まで確保されている。これまで、主電流を遮断する障壁は反対導電型領域をもつ(BJT、MOS)か、 $p$ 型ゲート領域に負電位を印加して伸ばした空乏層を利用する(JFET)しかなかった。これらの方法はそれぞれ熱的不安定性やnormally-on(デプリージョン)型などの短所を伴っていたが、GTBTでは接地したトレンチ絶縁電極という別の機構によってnormally-off特性を獲得しているため、これら従来のデバイスが抱える上述の諸問題を回避している。

●**ターンオン**：このチャンネルを導通状態に転じるためには、ゲートに正電位を印加する。図2は、図1中のチャンネル領域を横断する線分C-C'に沿ったエネルギーバンド図で、ゲートにの正電位(+0.5V以下)を印加したときの状況である。 $p$ 型ゲート領域からの電界はソース領域近傍に影響しえない。が、トレンチ電極の絶縁膜界面が $p$ 型ゲート領域に接しており、ゲートに正電位を印加すると正孔が絶縁膜界面へ流れ込む。流れ込んだ正孔は前述のビルトイン電界を遮蔽し、そのぶんだけチャンネル内のポテンシャルが本来の位置へ向けて低下するので、チャンネルの中央部分には電子の通れる領域が出現し、導通状態となる。図1中のトレンチ側壁の矢印はこの正孔の流れを、絶縁電極周辺の破線は空乏層端を模式的に示したものである。

●**導通状態**：さらに印加するゲート電位が+0.6Vを越えると、 $p$ 型ゲート領域界面のpn接合が順バイアスされ、周囲の $n^-$ 型領域は大量の電子と正孔で満たされ(高注入水準状態)、これによってトレンチ絶縁電極の遮断効果は無効化される。さらに本格的な導通状態になると、ドリフト領域に高注入水準状態になり、オン抵抗は600Vクラスでも $3m\Omega\cdot cm^2$ 以下と極めて低い値となる。一方、電流利得特性はBJTと較べて大電流密度は1桁以上、小電流密度では2桁以上高い。その理由はGTBTを「極端にベース濃度の低いBJT」と考えれば、エミッタ注入効率の高さで概ね説明できる。また、ソース領域の形状や配置も電流利得を上げるべく最適化している。

●**ターンオフ**：主電流を終息させるためには、BJT同様、ゲート電極を通してデバイス内から過剰な正孔を引き抜く。最初、ゲートから電荷を引き抜いても主電流にほとんど影響しない時期があり(storage time)、それを過ぎると主電流値は急激に降下す

る。過剰電荷がドリフト領域から居なくなり、チャンネル領域にしかない状態から主電流が遮断されるまでに取り除かなければならない電荷量は $1\mu\text{C}/\text{cm}^2$ と極めて僅かなので、ゲート電流を $10\text{A}/\text{cm}^2$ 程度で引き抜くだけで $100\text{ns}$ というMOSトランジスタ並みの電流降下時間が得られる。

●安全動作領域：スイッチング素子の場合、特にターンオフ時の逆バイアス時安全動作領域(RBSOA)が重要である。初期に試作した素子では $670\text{V}(=V_{\text{DSS}})\times 300\text{A}/\text{cm}^2(=$ 実装ワイヤの電流容量)の範囲で隈無く安全が確保されていた。ちなみにBJTの場合、電圧条件は $V_{\text{CEO}}$ まで。電流条件は $600\text{V}$ 定格であればおよそ $40\text{A}/\text{cm}^2$ までである。上記の時点でGTBTの $V_{\text{DSO}}$ は $400\text{V}$ であったが、これを越えてSOAが $V_{\text{DSS}}$ まで領域が広がっているのは、GTBTのG/S間抵抗が頗る低い構造による。しかし、電流利得を向上させてゆくと高電圧・高電流条件で領域にやや「欠け」が生じてきた。これは原理的には完全に避けることが出来ないものだが、駆動方法や外部環境の工夫によって会費できる余地があり、実用上は問題ない運用が可能である。

また、順バイアス時の高温耐量については、GTBTがバイポーラ型素子でありながら温度上昇と共に利得が低下する性質があるため、他のデバイス(たとえばIGBT)と比べて数倍の熱耐量をもつ。

●逆導通特性：GTBTでは逆導通時の電流利得も高く、順方向利得の $1/3$ 程度の高い値を持つ。よって、これを利用してインバータ回路(直流交流電力変換回路)においてGTBT自身をアクティブ・ダイオードとしても使うことができる。よって、高耐圧スイッチング素子(特にIGBT)を使う回路では必須とされている還流ダイオードを省略できるので、インバータ等電力用回路のコストとサイズを軽減することができる。

#### 他のデバイスとの比較：

冒頭に挙げた装置(例えば産業用機器のモータ駆動回路)に目下、最も利用されている素子はIGBT(Insulated Gate Bipolar Transistor)である。これは縦型MOS構造の基板を $n^+$ 型 $\rightarrow p^+$ 型に取り替えたもので、絶縁ゲートでバイポーラ電流を駆動できる簡便さが重宝されている。が、そのために主電流経路にpn接合をもち、順バイアス電圧シフト1個分の電力損失を免れない。また、注入された少数キャリアをターンオフのために引き抜く経路がないため、スイッチング時間を短くする工夫はされているものの、限界がある。GTBTは主電流経路にpn接合を持たず、注入したキャリアを直接引き抜くので、IGBTに比べてオン抵抗が低く、スイッチング速度も速い。実際にPWMインバータに利用したときの損失を詳細に計算し比較すると、GTBTの駆動損失はIGBTの約半分済む。この事はすなわち、その装置に使われる電力用素子のチップ(一般的に装置のコストの中でおよそ3割を占める)のサイズを約半分に出来ることを意味する。短所として、GTBTは駆動回路の規模が大きくなるが、それを加味してもなお3割程度のコストダウンとサイズダウンが望める。

今後の展望：

future workとしては①他の耐圧への展開、②GTBTの構造改良、③周辺環境の整備が残っている。

①他の耐圧への展開：IGBTに比べてGTBTのコストダウン、サイズダウンの効果を3割減といったがこれは耐圧600V級でのことであり、より低耐圧(250～450V)の場合はIGBTならびにMOSのどちらと比べても半分以下にできることが判ってきた。これについては改めて試作にて確認する必要がある、残念ながらfuture workとなる。

②構造の改良：図1に示すように、GTBTのチャンネルを挟む2つのトレンチ絶縁電極は、ともにソース電位に接続されている。この構成は製造が容易であるという利点をもつが、一方もしくは両方の絶縁電極をゲート電位に接続することができれば、全特性が向上することがシミュレーションと試作で明らかになっている。しかし、製造の難易度が少しずつ増すため、本格的実現は今後の課題として残る。

③周辺環境の整備：いかに素子の本質的性能が良くてもそれを発揮するためには素子以外の部分も整備しなければならない。たとえば大電流を高速で電流をスイッチングすると大きな $dI/dt$ を招き、配線インダクタンスや還流ダイオードの性能による $V_{DS}$ のオーバーシュートが顕著になってASOをはみ出る危険が高くなる。よって、こうした周辺技術は当然ながら市井では現行の素子(IGBT)に必要な水準までしか達成されておらず、GTBTのように従来素子を上回る性能をもつ場合に対しては不十分なままである。また、GTBTは180℃以上の高温動作が可能なのは実験で確認されているが、実用上、このような高温動作に耐えられる実装技術(半田やパッケージ)は整っていない。本格的に市場に出すまでには、これらの点もクリアしなければならない。

以上