

審査の結果の要旨

論文提出者氏名 近藤 正章

高性能計算は、大規模科学技術計算やビジネス応用の高速化を通じて、現代の産業を支える基盤技術としてその重要性を増している。その実現のためには計算機システム自体の高性能化が必須であることは論を待たない。しかしながら、計算機システムの高速度化においては、2つの問題がある。第1の問題は、memory wall と呼ばれるプロセッサと主記憶の性能格差の問題である。そのため、たとえ主記憶が遅くても実効的に性能が向上するプロセッサのアーキテクチャが望まれている。第2の問題は、消費電力の増大である。計算機システムにおいて最も消費電力が大きいのはプロセッサであるが、その消費電力が大きく発熱量が多くなると、冷却のためにシステムの実装密度を下げる必要があり、結局システム全体の性能を向上することができない。このため、プロセッサの消費電力を抑えることが必須である。本論文はこの2つの問題の解決を目指した新しいプロセッサアーキテクチャを提案するものであり、“Software Controlled On-Chip Memory for High-Performance and Low-Power Processor (和文題目「ソフトウェア可制御オンチップメモリを用いた高性能・低消費電力プロセッサに関する研究」)”と題し、7章よりなる。

第1章 “Introduction” では、現在のプロセッサが抱える memory wall の問題と消費電力の問題を概説し、本論文の目的と構成を述べている。

第2章 “SCIMA” では、本論文の主題である、新しいプロセッサアーキテクチャ SCIMA (Software Controlled Integrated Memory Architecture)を提案している。提案するアーキテクチャは、アドレス指定可能な主記憶の一部をプロセッサチップ上に搭載するものである。新たに搭載されるメモリはソフトウェアによる制御が容易に行え、この点が従来のキャッシュメモリとの本質的な違いである。この「ソフトウェア可制御性」が、従来のアーキテクチャの問題点である、memory wall の問題と消費電力の問題を解決する原理についても論じている。

第3章 “Design of SCIMA” では、ハードウェア記述言語 Verilog を用いて提案するアーキテクチャをレジスタトランスファレベルで設計し、CAD システムを用いて論理合成した結果を示している。その結果から、「ソフトウェア可制御メモリ」をプロセッサチップ上に実装することによる面積の増加は無視できるほど小さいこと、またクロック周波数への影響もほとんど無いことを定

量的に論じている。この結果は、提案するアーキテクチャが現在の半導体技術において十分実現可能であることを明らかにしている。

第4章 “Optimization” では、「ソフトウェア可制御メモリ」をどのように制御すれば性能向上が得られるか、という最適化について論じている。高性能・低消費電力を達成するためには、「ソフトウェア可制御メモリ」経由でアクセスするデータの選択とデータ転送のタイミングが重要である。本章では、配列データを最適化の対象とし、配列の特徴を再利用性とアクセスの連続性の観点から6つに分類する。そして、各分類に基づいた「ソフトウェア可制御メモリ」の制御方法を提案すると同時に、異なる分類に属する配列が混在する場合の最適化手法を体系化している。また、その最適化を自動的に行うコンパイラを実現する上での問題点を整理し、ソースプログラム中に指示文(directive)を挿入することでその問題を解決することも提案している。

第5章 “Performance and Energy Evaluation” では、提案するアーキテクチャの有効性を性能と消費電力の観点から定量的に評価し論じている。評価においては、従来のアーキテクチャとの比較をシミュレーションにより行うが、現在のみならず将来の半導体技術における有効性を議論できるようにシミュレーションモデルを設定している。評価結果より、提案するアーキテクチャは従来のアーキテクチャに比べ 1.5～3.0 倍高速であり memory wall 問題を解決可能であること、および、メモリシステムにおける消費エネルギーを 5%～50%も削減できることがわかった。また提案するアーキテクチャの優位性は今後の半導体加工技術の微細化により、さらに大きくなることがわかった。

第6章で関連研究を述べた後、第7章で本論文を結論付けている。結論として、VLSI 上に実現する際の面積増加が無視できるほど小さく、クロック周波数への影響もほとんど無いこと、またソフトウェア可制御メモリを利用する最適化手法を体系的にできること、さらに従来のアーキテクチャに比べ性能と消費電力の両面で優位であることから、提案するアーキテクチャは高性能かつ低消費電力を実現できるプロセッサアーキテクチャである。

以上を要するに、本論文は、従来のプロセッサが直面している問題を解決し、計算機システムの高速化を実現可能な新しいプロセッサアーキテクチャを提案するものである。

よって本論文は博士(工学)の学位請求論文として合格と認められる。