

論文の内容の要旨

論文題目 シリコン単電子素子とその集積回路への応用に関する研究

氏名 内田 建

本論文では、単電子素子、すなわちクーロン・ブロッケード効果を動作原理とする電子デバイスを、シリコンを基盤材料としながら室温で動作可能なように作製する技術の開発と、実際に作製した単電子素子の電気特性の解析、また単電子素子を集積回路の要素素子として利用する回路方式の検討および提案と、提案する回路方式の有効性のシミュレーションによる検証、そして提案した回路の実験的な基本動作実証に関する研究成果をまとめたものである。

はじめに、室温で動作しながら、電界効果型トランジスタ（Metal-Oxide-Semiconductor Field-Effect Transistor: MOSFET）とも混載化可能な、単電子素子の実現を目指し、シリコンを基盤材料とする単電子素子の作製方法を検討し、作製した素子における電子輸送現象を

解析した。

室温で動作する単電子素子の実現には、ナノメートル・スケールの量子ドットを作製することが必須である。この微細な量子ドットの作製技術として、膜厚数ナノメートルという極薄膜の絶縁膜上の単結晶シリコン（Silicon-On-Insulator: SOI）層の表面に、アルカリ薬液を基本とする薬品処理によって、意図的にナノメートル・スケールの表面起伏を形成する技術を開発した。膜厚と同程度の表面起伏は、SOI 膜内における電子ポテンシャルの大きなゆらぎを引き起こす。その結果、SOI 膜内には、多数の量子ドットが実効的に形成されることになる。このような、表面起伏を有する極薄膜 SOI をチャンネル層とする MOSFET を作製した。電気特性を調べた結果、本素子は低温でクーロン振動特性を示すだけでなく、室温に至るまで不揮発性の単電子メモリ機能を示すことが明らかになった。電気特性から見積もられる量子ドットのサイズと、原子間力顕微鏡と透過型電子顕微鏡によって評価した極薄膜 SOI の表面起伏を比較した。その結果、表面起伏には長距離の相関長と短距離の相関長が存在し、長距離相関長の表面起伏によって形成された量子ドットでクーロン振動が引き起こされ、短距離相関長の表面起伏によって形成された量子ドットで単電子メモリ特性が発現していることが明らかになった。

さらに、前述の薬品処理を含めた製造工程全般の最適化により、長距離相関長をより短くすることで、室温で単電子トランジスタ特性を明瞭に示す素子の作製に成功した。単電子トランジスタをスイッチ素子として使用する際の性能指標である山と谷の電流比は、2桁にも及び、世界最高の性能である。電気特性から見積もった量子ドットの大きさは 5 nm 以下であり、ナノ・スケールの構造が達成できていることが明らかになった。改良したプロセスによって作製された素子においても、単電子メモリ機能が確認された。また、同一基板上に単電子素子と MOSFET を同時に作製し、単電子素子と MOSFET の混載化が可能であることを実証した。

また、MOSFET と混載可能な、単電子素子を要素デバイスとする論理回路を提案した。

提案する回路の性能を、シミュレーションによって解析するとともに、実験により基本的な動作実証を行った。

はじめに、回路シミュレータに組み込み可能な、単電子トランジスタのデバイス・モデルを構築した。このようなデバイス・モデルは、単電子素子による論理回路の設計手法を検討する際の、必須の道具である。導出したデバイス・モデルによる単電子トランジスタの特性は、数値シミュレータによって計算された特性とほぼ完全に一致することが確認された。また、このデバイス・モデルを利用することで、単電子トランジスタを、スイッチ素子としての利用するための条件や性能を明確化した。その結果、素子を駆動するために必要なゲート電圧は、単電子トランジスタと MOSFET とで、同程度であることが明らかになった。また、単電子トランジスタをスイッチ素子として利用するためには、ドレイン電圧を十分に小さくすることが必要であることを明らかにした。

また、単電子トランジスタを利用して、論理回路を構築・設計する手法を提案した。論理関数は、単電子トランジスタによる樹状回路である論理ツリーで表現する。論理ツリーを構成する各単電子トランジスタは、放電素子としてのみ機能させ、ゲート電圧レベルよりも低い電源電圧を論理ツリーに印加する。低電源電圧は、相補型 MOS (Complementary Metal-oxide-semiconductor: CMOS) トランジスタ増幅器によってゲート電圧レベルまで増幅され、次段の論理ゲートが駆動可能となる。本研究で導出した単電子トランジスタのデバイス・モデルを利用し、本提案の論理回路が正常に動作することを確認した。また、本手法によって設計された論理回路の消費電力を見積もった。その結果、単電子トランジスタによる論理ツリー部に比較して、配線容量の充放電を行う CMOS バッファ一部での消費電力が大きいこと、そしてこの差は、論理ツリー部に供給される電源電圧と CMOS バッファ一部に供給される電源電圧の差のみでほとんど説明できることが明らかになった。

最後に、単電子トランジスタ特有の特性であるクーロン振動を利用した、プログラマブル単電子トランジスタ論理を提案した。本回路では、MOSFET では実現できないような、

高いプログラム性を、実現することが可能である。プログラマブル単電子トランジスタ論理は、不揮発性メモリ機能を有する単電子トランジスタを基本構成要素とする。不揮発性メモリへの書込みを、クーロン振動の位相がちょうど半周期分移動するように行う。この書込み操作は、単電子トランジスタのゲートの直前に、反転増幅器を1個挿入することと等価であり、回路が行える演算機能が大幅に増加する。本プログラマブル論理回路の基本動作実証を、不揮発性メモリ機能を有する単電子素子を駆動素子、p型MOSFETを負荷素子とする回路で行った。単電子素子の不揮発性メモリ効果を利用して、この回路の機能を反転増幅器にも、正転増幅器にも、自在に変換することが可能であることを、室温で実証した。これは、単電子トランジスタを用いた論理回路の、室温での初めての動作実証である。

以上のように、本論文では、これまで室温での論理回路動作が懐疑視されていた単電子トランジスタが、室温で論理動作が可能であることを実験的に示した。また、単電子トランジスタ特有の機能や特性を利用することで、集積回路の機能を向上させることが可能であることを実験的に実証した。