

審査の結果の要旨

論文提出者 内田 建

本論文は「シリコン単電子素子とその集積回路への応用に関する研究」と題し、単電子素子、すなわちクーロン・ブロッケード効果を動作原理とする電子デバイスを、i) シリコンを基板材料として、室温でも動作可能とする技術の開発と、ii) 作製した単電子素子における電子輸送現象の解析、また iii) 単電子素子を集積回路の要素素子として利用する回路方式の提案と、iv) 提案する回路方式の有効性のシミュレーションによる検証、そして v) 提案した回路の基本動作の実験的な実証に関する研究成果をまとめたもので、以下のIV部10章より構成されている。

第I部は「序」であり、本研究の背景と目的、また単電子素子研究の概略について述べている。

第1章では、本研究の背景と目的について述べられている。まず、近年の大規模集積回路(Large scale integration: LSI)を高性能化していく上での問題点について述べ、単電子素子がこの問題点を克服し、LSIの発展に寄与しうる素子であることを述べている。次に、単電子素子を集積化する上での問題点について述べ、この問題点のため、単電子素子のみでLSIを構成することは現実的でなく、電界効果型トランジスタ(Metal-Oxide-Semiconductor Field-Effect Transistor: MOSFET)と単電子素子が混載化されたLSIこそが次代のLSIとして有力であることを述べている。そして、本研究の目的が、MOSFETと単電子素子とを混載化したLSIを実現するために、室温で動作可能な“シリコン”単電子素子の作製技術を開発し、単電子素子をLSIの中で利用する方法の検討と実証を行うことであることを述べている。

第2章では、これまでに報告されている本研究と関連した単電子素子の研究報告についてまとめている。まず、シリコン単電子素子を、その基本要素であるトンネル接合の実現方法に基づいて分類・整理している。この分類により、室温動作シリコン単電子素子を実現する上での問題点を明らかにしている。また、単電子素子の特性を計算する手法、論理回路を単電子素子で構築する方法に関しての関連論文についてまとめている。

第II部は「単電子素子の作製と動作解析」と題し、MOSFETと混載可能な、室温で動作するシリコン単電子素子の作製と、作製した素子における電子輸送現象の解析結果について述べている。

第3章では、新しい単電子素子の作製方法を提案している。提案した素子の基本構造は、絶縁膜上の単結晶シリコン(Silicon-On-Insulator: SOI)層をチャネル層とするSOI MOSFETである。ただし、SOI層は極薄膜で、その表面は薬液処理によって微細な起伏を形成している。このような極薄膜SOIを用いてMOSFETを作製し、この素子が、低温でクーロン振動特性やクーロン・ブロッケード特性といった単電子トランジスタに特有の特性を示すこと、また、室温にいたるまで単電子の不揮発性メモリ効果を示すことを実証している。さらに、表面起伏構造を原子間力顕微鏡で解析し、単電子トランジスタ特性と単電子メモリ特性が、表面起伏によって形成された量子ドットによって実現されていることを明らかにしている。

第4章では、薬液処理条件と表面起伏の関係について調べている。シリコンのエッチング剤にエッチングの抑止剤を添加することで表面起伏が増加すること、自然酸化膜の付いた状態で処理を施すと表面起伏が増加することが明らかとなっている。

第5章では、最適化した薬液処理を用いて、室温で動作可能なシリコン単電子素子を実現している。作製した単電子素子は、室温において2桁というこれまでに前例のない、きわめて高いON/OFF比のクーロン振動特性を示しており、また、単電子素子とMOSFETを同一基板上に作製し、これらの混載回路の動作を室温で実証している。

第III部は「単電子素子のLSIへの応用」と題し、論理回路を単電子素子で構築する方法の提案と、提案する回路の動作実証に関して報告している。

第6章では、単電子素子を用いた論理回路の設計を支援するツールとして、回路シミュレータに組み込み可能な、単電子トランジスタの物理的デバイス・モデルを導出している。このデバイス・モデルを利用して、単電子トランジスタのデバイス特性を簡潔に表しうる公式を導出し、単電子トランジスタのゲートを駆動するために必要な電圧が、MOSFETと同程度であることを明らかにしている。

第7章では、論理回路を単電子素子で構築する方法を提案している。この方法では、論理演算を表現する樹状回路、すなわち論理ツリーを単電子トランジスタで構築し、単電子トランジスタは放電素子か充電素子のどちらか一方としてのみ機能するように動作させる。論理ツリーへのバイアス電圧は、単電子トランジスタのゲートへの入力電圧より小さい電圧を使用し、この電圧レベルの不整合はCMOS増幅器を利用することで整合させる。この方法に基づいて四入力の排他論理和を設計し、回路動作をシミュレーションで確認するとともに、単電子トランジスタを用いた回路の性能について考察している。その結果、CMOS回路の性能をはるかに凌駕するLSIを単電子素子で構築するためには、MOSFETにはない単電子素子特有の機能を活用することが、重要であることを明らかにしている。

第8章では、単電子トランジスタ固有の特性を利用したプログラマブル・ロジックの提案と実証を行なっている。単電子トランジスタ固有の特性であるクーロン振動特性と不揮発性メモリ機能を併用することで、不揮発性メモリ機能を有するMOSFETでは実現できない高いプログラム性を有する論理回路を実現する方法を提案し、その基本動作を室温で実験的に実証している。

第IV部は「まとめ」であり、第9章では今後の展望について述べるとともに、第10章で、本研究で得られた成果を総括している。

以上のように本論文は、単電子素子をLSIの要素素子として活用するためにはMOSFETとの混載化が不可欠であるとの認識のもと、MOSFETと作製工程で互換性のあるシリコン単電子素子を考案し、このシリコン単電子素子が、室温で単電子トランジスタおよび単電子メモリ素子として機能することを実証している。また、実際に単電子素子とMOSFETとの混載回路を同一基板上に作製し、室温で混載回路の動作実証を行っている。さらに、単電子素子を論理回路の要素素子として利用する回路方式を考案し、新たに開発したシミュレーション手法でその有効性を示している。また、単電子トランジスタを含むLSIの高性能化には、単電子トランジスタ特有の機能を利用することが本質的に重要であることを指摘するとともに、その1つの方法としてプログラマブル・ロジックを提案、基本回路動作を実証している。これらの過程を通じて、世界最高レベルの特性を示す単電子トランジスタを作製し、単電子素子を用いた回路の室温動作を世界で始めて示したものであって、物理工学分野へ貢献するところ少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。