

審査の結果の要旨

論文提出者氏名 瀬戸 謙修

本論文は「Instruction-set Extension and Code Generation for Application-specific Processors」(特定用途向けプロセッサのための命令セット拡張およびコード生成に関する研究)と題し、特定用途向け特化したプロセッサアーキテクチャを対象として処理の効率化のための演算命令の追加と、に特有の混成アーキテクチャを対象としたコード生成の最適化について研究したもので6章より構成され英文で記述されている。

第1章は Introduction(序論)であり研究の背景と目的を述べている。本研究ではムーア則により1チップ上に実装可能なトランジスタ数が伸び続けている半面、設計者の設計能力向上がそれに追いついていない製造技術と設計力との間のギャップをテーマとして取り上げている。設計生産性を向上するために高位記述の利用、設計資産(IP: Intellectual Property)の再利用等を検討しており、再利用を容易化するプログラム可能なIPの重要性について述べている。本研究ではこれらの中でプログラム可能なIPとして特定用途向けプロセッサ(ASIP: Application-Specific Instruction-set Processor)に注目し、その高位記述(C言語)からの効率的な設計およびプログラム手法を主な研究対象としていることを述べている。

第2章は Background(背景)と題し、プログラム可能なIPおよび、高位記述からの設計ツールについて現状を説明している。前者として組み込み向けマイクロプロセッサ、FPGA(Field Programmable Gate Array)、リコンフィギュラブルプロセッサ、特定用途向けプロセッサ、DSP(Digital Signal Processor)/VLIW(Very Long Instruction Word)、FMA(Field Modifiable Architecture)などをあげ、設計ツールについては、プロファイラ、コンパイラ、コード生成、高位合成など、本研究の背景として用いられる技術体系を述べている。

第3章は Formulation(定式化)と題し、有限状態機械(FSM: Finite State Machine)を利用して、命令セット拡張およびコード生成(コード選択、レジスタ割り当て、コードスケジューリング)を同時に行う定式化を示している。定式化では、データフローグラフ(DFG: Data-Flow Graph)、プロセッサの持つ命令関連情報、拡張命令候補に関する情報、面積等の設計制約を考慮している。定式化したFSMでは入力は各サイクルで実行する命令を表し、FSMの状態は各サイクルでデータパスの記憶要素が保持している中間結果を表している。初期状態はDFGの計算前の状態であり最終状態はDFGの計算終了状態をあらわし、初期状態から最終状態までの経路を網羅的に探索することで制約条件を満足する命令セット拡張およびコード生成が可能となる手法を定式化している。さらにソフトウェアパイプラインおよびSIMD(Single-instruction multiple data)命令を扱えるように拡張している。

第4章は Optimum retargetable code generation(再ターゲット最適コード生成)と題し、第3章で提案したFSMを応用し、充足可能性判定(SAT: Boolean Satisfiability)問題としてFSMの解析を行い最小サイクル数のコード生成を行う方法を提案している。これによりコード選択、レジスタ割り当て、コードスケジューリング、ソフトウェアパイプラインを同時に行いつつ最小サイクルのコードを生成することを可能としている。DSP Stoneと呼ばれるDSP向けベンチマークプログラムと、アナログデバイス社のDSP(ADSP-2100)アーキテクチャに対して実験を行い、提案手法はアーヘン工科大学の大学院学生による人手で最適化したコードと同等以上の良好な品質のコードを1分以内で生成することがで

きたことを述べている。

第5章は Flexible instruction extension(柔軟な命令拡張)と題し、拡張命令を柔軟に実現するためにリコンフィギュラブルデータパスにマッピングする方式を提案している。拡張命令を表す DFG の配置と配線を同時に定式化し、高品質なマッピング結果を得るため定式化を SAT 問題として解析し、配置と配線を同時に実現する厳密解を求められることを示している。実験結果より最大でおよそ 20 個程度のノードをもつ DFG に対して本提案手法が適用できることを示している。また、焼きなまし法などの発見的最適化手法を利用したトロント大学の VPR (Versatile Place and Route) ツールと結果を比較して、VPR で配置配線に失敗する場合にも本提案手法を利用すれば成功する場合のあることを述べている。

第6章は「結論」であり本論文の研究成果をまとめている。

以上、本論文は、用途に特化したプロセッサ・アーキテクチャを対象として、効率的演算命令の追加とコード生成を同時に最適化のために、問題を有限状態機械として定式化し充足可能性判定問題として解析する手法を提案するとともに、ベンチマーク結果によりその有効性を示したもので電子工学の発展に寄与する点が少なくない。

よって本論文は博士（工学）の学位請求論文として合格したものと認められる。