

審査の結果の要旨

論文提出者 山崎 俊彦

本論文は、「Correlation-Based Analog Information Processing Systems Using Floating-Gate MOS Technology」(和訳: フローティング・ゲートMOS技術に基づくアナログ相関情報処理システム)と題し、情報処理の基本演算である相関演算を、並列処理によって高速且つ低消費電力で実行できる新たなアナログ集積回路アーキテクチャを提案するとともに、これを用いて、画像認識システム、動画像の動き検出システム、CDMAマッチトフィルタを構築することによりその有用性を実証した研究成果を纏めたもので、全文7章よりなり、英文で書かれている。

第1章は、序論であり、本研究の背景について議論するとともに、本論文の構成について述べている。

第2章は、相関演算の基本ユニットを共鳴型の特性を有するCMOS回路を用いて構成し、このユニットを多数組み合わせることによって柔軟なベクトルマッチングの実行できるVLSIシステムを実現する方法について述べている。特に、フローティング・ゲートMOSの概念を導入することにより、基本ユニットの相関演算特性を自在に制御できる新たな回路方式を提案、これによって柔軟な相関演算が低消費電力で実行できるVLSIシステムを実現した。

第3章では、第2章で開発したVLSIシステムに、既に開発されているPPED法と呼ぶ画像の特徴抽出アルゴリズムを用いてベクトル化したサンプル画像を適用し、画像認識の実験を行った結果について述べている。手書きの数字やパターンが柔軟に認識できるだけでなく、認知科学で困難な課題とされている二重、三重に重なった手書きパターンも自動的に分離認識できることを実験によって示している。これは重要な成果である。

第4章は、複雑な背景の中から動く物体の位置と速度を検出するアナログ集積回路を、第2章で開発した相関演算基本ユニットを用いて構成する方法について述べている。各ピクセルに於けるフォトダイオード信号の時間相関演算より動き物体の位置を検出、また検出された物体に時間をずらせたマッチングを施すことによって、その物体の速度を求める方式のVLSIシステムを開発した。

第5章は、「アナログデータ保持のための不揮発性メモリ技術」と題し、マッチング用のテンプレートベクトルを不揮発的に記憶するための新たなメモリセル技術の開発について述べている。デジタルフラッシュメモリと同様、フローティング・ゲートへのチャネルホットエレクトロン注入によってアナログ記憶値を保持するが、電子注入によるフローティング・ゲート電位低下に伴う電子注入の自己制限機構を巧みに利用することにより、高速で且つ高精度のアナログ値書き込み方式を開発した。

第6章では、ワイドバンドCDMAで重要な、同期検出のためのアナログマッチトフィルタVLSIの開発について述べている。フローティング・ゲートMOS回路技術によってアナログ信号と擬似ランダム符号(PN符号)の相関演算回路を構成するとともに、マッチングアルゴリズム自身を見直すことによって、演算に寄与しないカップリングコンデンサを切り離すという新たな手法を導入、これによって、チップ面積と消費電力の両方を同時に小さくすることに成功している。

第7章は結論である。

以上要するに本論文は、情報処理の基本演算である相関演算処理について、これを高速かつ低消費電力で実行できる新たなアナログ集積回路アーキテクチャを提案するとともに、これを用いて、画像認識システム、動画像の動き検出システム、CDMAマッチトフィルタを構築することによりその有用性を示した研究であり、電子工学の発展に寄与するところが少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。