

論文内容の要旨

論文題目 Field-Effect Transistor Based on Perovskite Oxides
(ペロブスカイト型酸化物を用いた
電界効果トランジスタの開発)

氏名 上野 和紀

1 序

外部電場による材料のキャリア濃度の制御を可能にする絶縁ゲート電界効果トランジスタ (MISFET) の研究は、Si や GaAs などの一般的な半導体材料では重要な研究分野であり、半導体エレクトロニクスにおける最も重要なデバイスである MOSFET を生み出すことに成功した。さて、MISFET の手法を強相関電子系材料に応用することができれば、半導体デバイスのデバイス縮小則の限界を超える Mott FET が実現できると予言されている。それに加え、MISFET によるキャリア濃度の変化は不純物を伴わないため、強相関電子系の電子物性の研究の立場からも MISFET の研究は興味深い。

しかしながら、従来の MISFET の研究は、強相関電子系材料のなかでも高温超伝導材料に限られていた。なぜなら、高いデバイス特性を実現するためにはエピタキシャル薄膜が一般に有用であり、高温超伝導材料では高品質のエピタキシャル薄膜の作製技術が確立しているためである。これらの研究では、Si MOSFET 並みのデバイス集積度ときわめて高いデバイス特性を実現するために、Si で開発されたリソグラフィの手法と良質のエピタキシャル薄膜が用いられている。しかし、エピタキシャル薄膜を用いなくても、材料を MISFET に応用することは可能である。ただし、その場合は外部電場により材料へ誘起したキャリアすべてが材料の物性変化に寄与するわけではないので、多量のキャリア注入が必要となる。

本研究ではエピタキシャル薄膜作製の難しい強相関電子系材料へも容易に拡張可能な新しい MISFET デバイスの開発を行った。FET デバイス作製は、典型的なペロブスカイト酸化物であ

る SrTiO_3 と KTaO_3 の単結晶を用いた。多量のキャリア注入を可能にする高い絶縁耐圧をもつ絶縁膜としては、rf マグネットロンスパッタ法で作製したアモルファス Al_2O_3 薄膜を用いた。従来、酸化物材料では Al_2O_3 の絶縁耐圧が大幅に低下することが知られていたが、デバイス作製法を工夫することで高い絶縁耐圧を得ることに成功した。その結果、エピタキシャル薄膜界面とはかけ離れた単結晶 / アモルファス界面を用いた FET デバイスを実現することができた。

2 デバイス作製

作製した FET 構造の模式図を図 1(a) に示す。単結晶上の Al 電極は、 SrTiO_3 , KTaO_3 といった材料に対してオーム性電極となる。 Al_2O_3 絶縁膜をはさんで基板に対向したゲート電極に電圧を印可すると、単結晶のキャリア濃度が変調される。その結果、Al 電極間の導電性が制御される。さて、ゲート電圧により大きな導電性の変化を引き起こすためには、良好な基板・絶縁膜界面が必要である。一方、ゲートに高い電圧をかけるためには、高い耐圧と小さなリード電流をもつ絶縁膜の作製が必要である。一般に良好な絶縁膜を作製するための成膜条件の最適化は界面の改善と相反するため、この二つの要求を同時に満たすのは簡単ではない。

良好な絶縁膜を作製する手法を探るため、EB 蒸着法とスパッタ法をもちいて Al_2O_3 絶縁膜を作製した。その結果絶縁特性に関しては、スパッタ法を使うことでリード電流、絶縁耐圧ともに比較的良好な薄膜を作製可能なことがわかった。また、ゲート電極に金属薄膜でなく導電性塗料（金ペースト）を仕様することで絶縁耐圧が向上することがわかった。しかし、スパッタ法では基板界面に多量の欠陥が導入されてしまう欠点がある。そこで、基板周辺でのスパッタプラズマのエネルギーの最小化を試みた。具体的には、スパッタ投入電力を 100 W まで下げ、また基板・ターゲット距離を 12 cm まで広くすることで基板周辺のスパッタプラズマが室温と熱平衡状態になるようにした。スパッタ雰囲気は 15 mTorr の Ar である。その結果、図 1(b) に示すように基板ダメージに起因する表面電流を大幅に低減することができた。

この低エネルギー条件で成膜したアモルファス絶縁膜を用いて、以下に述べる FET デバイスの作製を行った。デバイス作製を行う SrTiO_3 , KTaO_3 サンプルは (100) 表面研磨された状態で業者から購入したものである。納入された SrTiO_3 の表面はエッチング処理により原子スケールの平坦表面を持っている。一方、 KTaO_3 単結晶はそのような平坦な表面を持たず、デバイス作製に

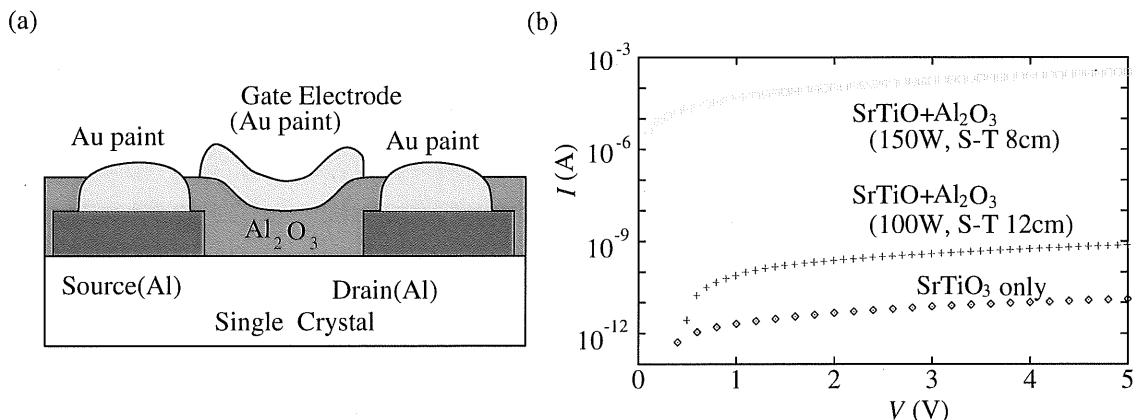


図 1: (a) 単結晶上に作製可能な FET の構造の模式図。(b) 表面に Al_2O_3 薄膜を作製した SrTiO_3 基板の I - V 特性。薄膜の作製により、 SrTiO_3 の電気特性は大きく変化する。

先立ってサンプルのアニールによる表面処理を行った。デバイス作製では、まず単結晶に 20nm の Al 膜を熱蒸着法により作製する。次に、50nm の Al_2O_3 薄膜を先に述べた手法で作製する。最後に、金ペーストをゲート電極として塗布した。

3 SrTiO₃ FET

SrTiO_3 は典型的なペロフスカイト酸化物であり、3 eV のバンドギャップをもつ n 型半導体である。また、エピタキシャル薄膜用の基板材料として広く使われているために良質の基板を容易に手に入れることができる。

$\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET は図 2(a) に示すように典型的な FET 動作を示した。ゲートに 2V を越える電圧を印可することでドレイン電流は大きく増加した。一方、負のゲート電圧ではドレイン電流はなんの変化も起こさなかった。また、 Al_2O_3 成膜法の最適化で得られた高い off 電流はデバイスの on-off 電流比を大きく改善させ、100 以上の on-off 電流比が得られた。この値は従来 SrTiO_3 の FET で報告されている 2 をはるかに上回る高い値である。

電界効果移動度 μ_{FE} はゲート電圧、温度に強く依存する。特に、図 2(b) に示すように、270 K 以下では熱励起型の振る舞いを示した。このような振る舞いは有機物や a-Si の薄膜トランジスタで報告されており、チャネルの結晶粒界に含まれる欠陥に起因するとされている。我々の $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET のチャネルに粒界は含まれていないものの、多量のトラップ準位が存在する。よって、界面のトラップがこれらの FET と同様の振る舞いを引き起こしていると考えられる。

4 KTaO₃ FET

KTaO_3 もまた典型的なペロブスカイト酸化物であり、 SrTiO_3 より広いバンドギャップ 3.8eV を持った半導体である。また、電子ドープした KTaO_3 は SrTiO_3 の 5 倍程度のホール移動度をもち、比較的高いデバイス特性が期待できる。一方、 KTaO_3 は化学的には SrTiO_3 より不安定で、空気中の酸素、湿度と反応しやすい欠点がある。

そのためか、購入した KTaO_3 にそのままデバイスを作製すると、FET 動作を得ることができなかつた。そこで、デバイス作製の直前に KTaO_3 試料のアニール処理を行った。アニールは管状炉を用い、1 atm, 50 sccm の酸素フロー中で 700 °C, 1 時間行った。アニールにより試料は表

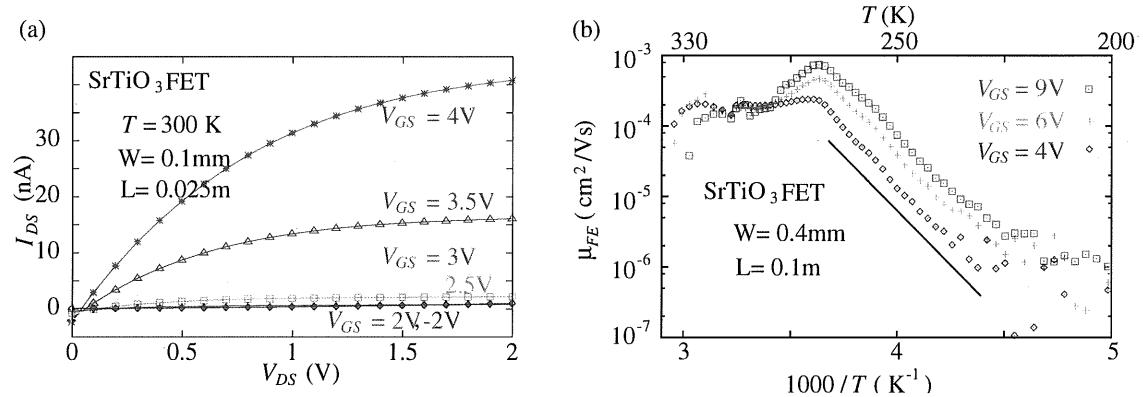


図 2: (a) 室温での $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET のドレイン電流 I_{DS} -電圧 V_{DS} 特性 (b) 電界効果移動度の温度依存性。実線は励起エネルギー $E_a = 0.6 \text{ eV}$ の熱励起に従う温度依存性を示す。

面再構成を起こし、アニール後の AFM ではステップ&テラス構造が観察された。

図 3(a) に $\text{Al}_2\text{O}_3/\text{KTaO}_3$ FET の室温での I_{DS} - V_{DS} を示す。特性そのものは $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET ときわめて類似している。しかし、電流増幅の大きさは $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET より遙かに大きく、on-off 電流比は 10^4 というきわめて高い値をしめした。この値は従来ペロブスカイト酸化物で報告されている最大の on-off 電流比に匹敵する高さである。また、室温の電界効果移動度は $0.4 \text{ cm}^2/\text{Vs}$ と、やはり $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET の最大値よりずっと高かった。一方、ゲート絶縁膜の品質は悪く、 $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET に比べて室温で約半分の耐圧しか示さなかった。アニールした KTaO_3 表面は SrTiO_3 よりきわめて荒い表面を持つことから、この表面荒さが低い絶縁耐圧を引き起こしたと考えられる。

さて、 $\text{Al}_2\text{O}_3/\text{KTaO}_3$ FET のデバイス特性は、低温で $\text{Al}_2\text{O}_3/\text{SrTiO}_3$ FET と全く異なる振る舞いを示した。中でも重要な結果は、図 3(b) に示すように 室温から 200 K まで、ほぼ一定の電界効果移動度 μ_{FE} が得られた点である。よって、 $\text{Al}_2\text{O}_3/\text{KTaO}_3$ FET は低温用デバイスとしても有用である可能性がある。しかし、同時に低温ではスレショルド電圧の大きな増加が観察された。実際、このスレショルド電圧の増加により 200K 以下では移動度を算出することが出来なかつた。このスレショルド增加の詳しい原因は不明だが、低温での電極の劣化や界面でのトラップの振る舞いなどに関連していると推測される。

5 まとめ

ペロブスカイト酸化物の単結晶へ容易に拡張可能な FET デバイス作製の手法を開発し、良好なデバイス特性を得ることに成功した。 SrTiO_3 と KTaO_3 という異なる二つの材料へ同じ手法を適用することで、本手法の拡張性の高さを実証することができた。また、FET デバイス作製手法を確立することで、本研究は将来の強相関 FET、電界ドープによる強相関物性制御へ向けた第一歩になったと確信している。それに加えて KTaO_3 を用いた FET デバイスでは、きわめて高いスイッチ特性が得られた。この特性はペロブスカイト酸化物 FET で従来報告された最大のものに匹敵するほどであり、 KTaO_3 が新しい半導体材料としても有用であることを示すことができた。

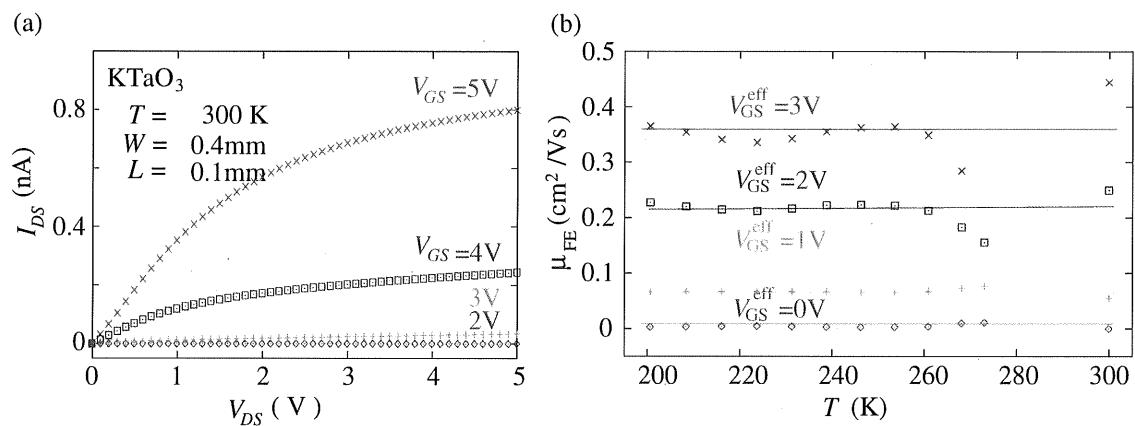


図 3: (a) 室温での $\text{Al}_2\text{O}_3/\text{KTaO}_3$ FET のドレン電流 I_{DS} -電圧 V_{DS} 特性 (b) 電界効果移動度の温度依存性。電界効果移動度は、一定の実効ゲート電圧 $V_{GS}^{\text{eff}} = V_{GS} - V_{th}$ についてプロットした。