

論文の内容の要旨

論文題目 LSI リアルタイムプロセッサの開発

氏 名 鈴木 清 吾

1967年以降半導体 LSI の創成期より主に設計分野の研究開発に関った筆者は、当時低速用と認識された誕生間もない MOS 素子が、構造的に単純で微細化に依って原理的に高速化し易いことに早くから着目し、この特徴を活かして当時成長期にあったミニコンと同等の性能を MOSLSI で実現することを研究目標に設定した。更に事業発展の為には常に新しい応用分野開拓が必要である事を強く意識し、その意味で産業分野で先駆的立場にあったコンピュータの技術を咀嚼理解し、これを LSI の本質的属性と組み合わせた新しい技術として再構成し、LSI に適用する事はその後のシステム LSI 発展の方向を考慮して十分な意義があると考えた。

本論文では特にコンピュータの得意領域であった要求性能の高いリアルタイム処理を扱うプロセッサに焦点を絞り、結果として当時のコンピュータと同等の高性能を1チップ LSI プロセッサで実現して LSI の広い応用可能性を実際に検証した例に即して述べる。特に従来機械制御が主体であった自動車エンジン制御に対して1973年に MOSLSI で12ビット高速プロセッサを開発し(2章)、これを中心に構成した電子式デジタル方式制御システムによって、当時最も厳しいとされた米国自動車排ガス規制をクリアする量産エンジンの燃焼制御に成功した事実は自動車産業のみならず電子産業にとって大きな意義を有するもの

である。

更に2章のみならず本論文中のデジタル TV (3章)、画像処理並列クラスタ (4章) の設計・開発が、いずれも同時期の最先端半導体技術を駆使することに拠って為された事は、本研究が机上の理論に止まらず、拡大する要求水準とその時点での技術限界との間に存在する技術課題を個々の状況に即して分析、検証し、その具体的解決方法を逐一提案して実証したことであり意義がある。

広い応用分野に対応するリアルタイムプロセッサには、内容的に種々の厳しい要求が存在するが、本論文はそれらの解決を主にプロセッサのアーキテクチャ改良による性能向上によって為す方向で LSI リアルタイムプロセッサ実現技術として纏めるものである。

1章は序論及び本研究の背景について、創業間もない当時の LSI 事業の状況と将来への課題を抽出し、これに対する筆者の着眼点及び基本的な研究方針について述べる。特に 1970 年当時、低コストで低速度と言われていた MOSLSI の将来性に注目し、その本質的な高速性を見通して、これによる高速 LSI プロセッサの開発を最初の研究テーマとして取り組み、実現したことは、その後の LSI 事業、マイクロコンピュータ事業発展の可能性を拓いたといえる。

2章では、高速プロセッサの最初の応用として自動車エンジンの電子式デジタル制御を目的として、実用に足る性能を MOSLSI で実現すべく研究した 12ビット LSI プロセッサ開発について述べる。

2-1では1970年当時存在した MOS 技術の、微細化に対する本質的相性の良さに拠る性能向上を基本概念として取り込みつつ、これに新しい MOS の特徴である複数閾値素子を応用した E/D 回路を適用してゲートレベルの基本速度を高速 TTL 並みに向上させ、広範な動作条件で実際に計測して確認した。更に Si ゲート MOS 構造に適した新しい高速型 NORROM を提案し、プロセッサの基本速度を律速するマイクロプログラム ROM のサイクルタイムを大幅に向上させることに成功した。

2-2ではシステムレベルでの性能向上を目的に最新のミニコンピュータアーキテクチャを LSI 向きに変更し、配線を減らすシングルバス構造を改良して複数バスに相当する使用効率を達成して、高性能の実現を可能にした。更に新しい構成の高速 12ビット演算器及びレジスタファイル、高速 12 x 8 ローカルメモリの開発について述べる。

2-3では当時自由度は高いが、速度が遅いとされたマイクロプログラムの制御方式を基本的に改良し、水平型マイクロプログラムを上記高速型 NORROM を活用した直接分岐制御と組み合わせることで制御効率を上げて従来のマイク

ロプログラム実行ステップを大幅に短縮し、理論上の最小ステップ数での機械命令実行を可能にした。その結果ミニコンピュータと同等の命令サイクル実行数を1チップ MOSLSI で実現出来た。当時海外、国内で出現した多くのマイクロコンピュータの中で、その優れたアーキテクチャ性能が高く評価された。

2-4では自動車エンジン制御に必須である即時性の要求に対応して、最新の制御用ミニコンと同等の8レベルの多重割り込み受けを単一機械命令速度で実現した。更に自動車エンジンと言う過酷な応用環境から要求の強いプロセッサの動作信頼性、ロバストネス(頑健さ)についても、自励式クロック、外部との非同期転送、伝送データ一致確認機能など、その実現に特に有効であった提案に関して具体的に述べる。

又本プロセッサは汎用としてシリーズ化され、上記の優れた特長によって汎用用途に広く使用されてわが国産業界のマイクロコンピュータの普及に寄与した。

3章はTV受像機のデジタル化実現のために、映像データ処理のLSIリアルタイムプロセッサを開発する研究である。

3-1では技術的背景として1985年当時のEDTV、IDTVの開発状況及び研究途上にあったNHK・MUSE方式の技術動向を本研究と比較して述べる。

3-2では本LSI開発直後の1987年に開始されるNHKのMUSELSI開発を睨み、LSIプロセスは先端的 $1.5\mu\text{m}$ CMOS二層Al構造を同時開発して採用し、内部の水平型コムフィルタ用ラインメモリには、オンチップのDRAMを設計し搭載した。本開発によってMUSEの要求でもある40MHz以上の動作速度を実現し、MUSE用LSIに対するCMOS技術の対応力を実証すると同時に、来るべきLSIによるデジタルTV時代移行への技術的可能性を明確に示した。

3-3ではこの頃より急速に普及期に入ったLSICADによる論理設計を、民生TV用LSI開発に適用するにあたり、画質評価による修正などで時間の掛かるシステム試作機(BB: Bread Board)の内容と、通常その最終確認前に開始するLSI論理設計図との齟齬を除くために、両者の入出力、期待値を取り込み比較する具体的方法を提案、適用し実製品開発に効果を発揮した。以後この方法は形式検証の普及とあいまって、確認済みのシステムや既存LSIの一部変更製品(ファミリ製品)の開発に有効性を発揮している。

4章は最近のゲーム等に端を発した三次元グラフィックスの高度化に対応する画像データのコンピュータ処理に関してLSIの高速性、集積度をどう有効に生かすかとの課題に対する解を提案している。

4-1ではこのような応用に対して、複数のプロセッサによる並列処理が有

効である技術的意味を述べた。

4-2ではLSIの微細化の進展による高速化、集積度向上に伴い近い将来複数のプロセッサのみならずキャッシュまでオンチップ可能である。この前提で効率の良いオンチップマルチプロセッサクラスタの構成を提案し、そこでの課題であるキャッシュコヒーレンス問題、キャッシュ自身のレーテンシに因る性能低下の問題を効率的に解決する方法を提案し、それらのシミュレーションによる評価の結果に関して述べている。

4-3では上記のLSIプロセッサクラスタを要素として構成したLSIマルチプロセッサアレーを想定し、高度画像処理ラジオシテイの処理をシミュレーション上で実行してプロセッサ間通信の高速化などリアルタイム処理実現の課題を抽出した。

4-4ではGHz級の高速プロセッサでは、演算器の実質的レーテンシが性能向上のボトルネックとなる問題を明らかにし、更にその対策として部分的な非同期演算器の導入が有効と予測し、自己同期型55bit除算・開平器を先端のCMOSプロセスを用いてマクロセルとして開発試作し、29.5nsの演算速度を実現して同期型演算回路に対する優位性を確認した。本成果は同時期で最速の除算・開平器マクロセルとして国際学会で高く評価され、今後複数の高性能製品への利用が期待されている。

筆者は研究を通して、優れたシステムLSIの開発には用途に適合したシステムとLSIの属性を総合したアーキテクチャの最適化設計が極めて重要であることを明らかにしたが、このことは将来システム、ソフトウェア、ハードウェアに広範な知識を有する半導体技術者の育成が急務であることを示唆している。

以上、本研究を通してLSI技術のリアルタイム処理への適用の手法を先駆的に明らかにすることが出来た。