

## 審査の結果の要旨

論文提出者氏名 鈴木 清吾

本論文は「LSI リアルタイムプロセッサの開発」と題し、リアルタイム（実時間）応用を目的として開発研究を行った先駆的マイクロプロセッサの構成について研究したもので、五章より構成されている。

第一章は序論であり研究の背景と研究の目的を述べている。論文提出者が研究を開始したマイクロプロセッサ創生期時点では自動車制御等のリアルタイム応用に適用可能なマイクロプロセッサは存在せず、研究開発を開始した動機と技術背景について述べている。同時に本論文で記述しているプロセッサの歴史的な位置づけについて他の研究開発との比較を行い明らかにしている。

第二章は「12 ビットリアルタイム制御用プロセッサ開発」と題し、自動車エンジン制御用に研究開発した世界初の 12 ビットマイクロプロセッサについて述べている。当時、バイポーラ素子と比較して動作速度が遅く自動車エンジン制御のような高速リアルタイム応用には向かないとされていた MOS 技術を動作原理から検討し、6  $\mu\text{m}$  シリコンゲート構造による E/D (エンハンスメント/ディプリーション) MOS 回路を最適設計することで、広い動作温度範囲で所定の動作速度を安定に実現するための設計手法を明らかにしている。12 ビットマイクロプロセッサアーキテクチャについては当時の限られたハードウェア量の制限を満たすための単一バス構造、その条件下での効率的 2 オペランド命令実行タイミング設計、高速 ALU 構造、SRAM 型高速レジスタファイル設計、およびマイクロプログラム制御の高速化について述べている。また、リアルタイム制御に必須の割り込み動作の高速化と多重優先割り込み手法の実現について述べ、実際の自動車エンジン制御における応用について述べている。これら先駆的研究開発の成果は多くの特許の形で公表されている。

第三章は「リアルタイム TV 映像処理プロセッサ開発」と題し、テレビ受像器における映像処理を実行するためのデジタル映像処理 LSI の研究開発について述べている。当時の一般的 DSP (デジタル信号処理プロセッサ) の能力限界を述べた後、CMOS 1.5  $\mu\text{m}$  技術を用いて実現した水平解像度向上のためのメディアンフィルタ、垂直解像度向上のためのノンインターレース走査、および正確なカラー補正をすべてデジタル処理で実現するためのアーキテクチャについて述べている。これらを水平偏向制御 LSI とともに 2 チップ構成のテレビ用デジタル処理チップセットとして実現した手法を述べている。また当時としてはきわめて大規模なこれら LSI の効率的シミュレーション検証手法についても述べている。

第四章は「画像データ処理プロセッサの高速化」と題し、3次元グラフィクス等のリアルタイム画像処理プロセッサを高速化するための手法について述べている。高速大量データ処理を効率的に実現するための並列処理の有効性について論じ、既存の SIMD (単一命令流多重データ流) 型と MIMD (多重命令流多重データ流) 型の性能限界との比較の上で本研究開発での目標性能を明らかにしている。これら検討をもとにして研究開発したキャッシュオンチップ・マルチマイクロプロセッサのアーキテクチャについて述べ、キャッシュコヒーレンス制御、キャッシュ遅れ時間補償手法、マルチプロセッサクラスタに

よる並列処理性能について述べている。またそこで用いられる ALU や特殊演算器の高速化手法についても合わせて述べている。

第五章は「まとめ」であり本論文の研究成果をまとめている。

以上、本論文は世界初のリアルタイム制御用 12 ビットマイクロプロセッサをはじめとし、TV 映像処理、画像データ処理用のリアルタイムプロセッサの構成を研究しその有効性を示したもので電子工学の発展に寄与する点が少なくない。

よって本論文は博士（工学）の学位請求論文として合格したものと認められる。