

## 審査の結果の要旨

論文提出者氏名 京 昭倫

本論文は、多種多様な画像認識応用の高速処理を目的としたプロセッサの開発であり、そのために画像認識処理が持つ高い画素並列性をそのまま生かせる並列プロセッサ構成の一つである一次元プロセッサアレイ(LPA)に対し、LPAの性能を最大限に引き出せるようにするためのソフトウェア的およびハードウェア的方法論を追求したものである。

大量の画素に対し様々な処理を施し、リアルタイムに処理結果を求めるながらも、オープンエアーの中で長時間利用が求められる画像認識応用の実用化には、1)高速性、2)発熱効率性、そして3)柔軟性を兼ね備えた画像認識プロセッサが不可欠である。そのプロセッサ構成の有力な候補として、画像認識処理が持つ高い画素並列性をそのまま生かせる「高並列SIMD型1次元プロセッサアレイ(LPA)」があるが、LPAの性能を引き出すためには専用の並列アルゴリズムを設計する必要があるのに対し、その並列アルゴリズムの設計手法が現状整理されていないため、多種多様に存在する画像認識処理に対するLPA型プロセッサの有効性が明確でないという問題点がある。また、既に提案されている幾つかのLPA向け並列アルゴリズムはあるが、それらの実機LPAへの実装例が報告されていないため、実機上での実行効率も未知数である。

本論文は、「画像認識処理のための一次元プロセッサアレイの設計と開発」と題し、全7章からなる。

第1章ではまず研究の背景として、画像認識処理の構造面および応用面での特徴から導かれる画像認識プロセッサに対する3つの要求仕様の存在、そしてLPA型プロセッサがそれらの要求仕様の満足により適合したプロセッサアーキテクチャであるということについて述べている。また「実効性能の高いLPA型画像認識プロセッサ」を実現するという本論文の研究目的、およびLPA向け並列化方式の整理や新規設計、そしてその際に得た知見のハードウェア設計へのフィードバックにより研究目的を達成していくという本論文の研究方針について述べている。

第2章ではLPAの基本動作やPE自律性の追加によって可能となるその拡張動作を、従来のC言語を拡張することにより簡潔に指定可能できるようにしたLPA用動作記述言語1DC(One Dimensional C)の言語仕様設計について述べている。

第3章では、画像認識処理はその画素参照定義パターンに着目すると7つの演算グループに分類できること、および拡張構成を有するLPAを利用することを前提に、既存並列化手法の整理や新規並列化手法の提案により、7つの演算グループの個々に対し演算量オーダーの意味で有効な並列化方式を与え、それらをライン方式と総称している。また、ライン方式は各時刻におけるPE毎の更新画素位置集合をつなげて得られる軌跡である画素更新ライン(PUL:Pixel Updating Line)の移動パターンに特徴を持つが、4種類の典型的なPUL移動パターンが存在すること、および7種類の画素参照定義パターンの並列化は、これら4種類のPULの組み合わせ的利用により実現されていることを示している。

第4章では、まず各演算グループに属する典型的な画像処理タスクのそれぞれについて、

256PE 構成の実機 LPA である IMAP-VISION 上でのライン方式による実現の、汎用プロセッサ(1PE 相当)上での逐次アルゴリズムによる実現に対する速度向上比(台数効果値)を求め、それを理論的な台数効果期待値と比較することにより、IMAP-VISION 上でのライン方式の動作効率を評価している。そしてこうした性能評価を通じ、実機 LPA 上でライン方式をより効率的に実現するためには、LPA 型プロセッサの PE アレイが持つ RISC 命令セットに対し、幾つかの重要な改良を加える必要があるという知見を得ている。

第 5 章では、画像認識処理の実アプリケーションに対する 1DC コンパイラ生成コードの命令実行プロファイルに対する解析の結果、および第 4 章で得た PE アレイの RISC 命令セット改良に関する知見を元に、新規開発の LPA 型プロセッサである IMAP-CE の命令セットおよびハードウェア構成の最適化設計を行っている。またその結果、128 個の RISC 型 PE を 100MHz で同時動作させることでピーク性能 51.2GOPS を有する IMAP-CE の LSI 化を実現している。

第 6 章では IMAP-CE の性能評価を行っている。まず第 4 章と同様の手法で IMAP-CE の台数効果値を求め IMAP-VISION のそれと比較した基本性能評価では、最大で 3 倍の台数効果値向上という結果を得ている。次に、幾つかの実用的な画像フィルタ処理や一つの運転支援システム向け車両検出処理の、ライン方式に基づく 1DC プログラムおよび通常の逐次アルゴリズムに基づく C プログラムの両方を用いた、IMAP-CE と汎用プロセッサとのベンチマークテストでは、IMAP-CE が汎用プロセッサの 20 分の 1 の消費電力と 60%の回路規模の下で、4~20 倍の実効性能を持つことを確認している。これらの評価結果により、高級言語プログラム利用という条件下でも、IMAP-CE が汎用プロセッサに対し高い性能優位性や発熱効率優位性を持つことを確認している。

第 7 章は結論であり、以上の成果によって、本研究で開発した画像認識プロセッサ IMAP-CE が実アプリケーションに対しても高い有効性を持ち、したがって本論文の目的を満足する「実効性能の高い LPA 型画像認識プロセッサ」であり、当初の目的を達成することができたと結論づけている。

以上のように、本論文は画像認識応用の実用化に不可欠な、高速性・発熱効率性・柔軟性を併せ持つプロセッサ LSI を、一次元プロセッサアレイ(LPA)という並列プロセッサ構成およびライン方式という並列化手法の採用により実現できることを示した。これは画像認識応用のアプリケーション分野やコンピュータアーキテクチャの分野において、価値ある成果だと言え、工学全般の発展に大きく寄与するものである。

よって本論文は博士(工学)学位請求論文として合格と認められる。