

## 論文の内容の要旨

論文題目 歪み Si/Ge 系半導体ヘテロ構造の高性能化と電気伝導特性に関する研究

氏名 澤野憲太郎

これまで LSI の発展は素子サイズの縮小化による高集積化と高速化によって達成されてきた。しかし近年、LSI の基本素子である Si-MOSFET の微細化において解決困難な問題が顕在化し、微細化によらない性能向上が必須となっている。

その方法の一つが Si/Ge 系ヘテロ構造によるチャンネルエンジニアリングの導入であり、特に歪みを有する Si または Ge をチャンネル層に用いることで大幅な移動度増大が期待できる。歪みの導入には Si 基板上に作製された歪み緩和 SiGe バッファ層 (SiGe 擬似基板) が必要であり、それをいかに高品質化できるかがデバイス応用において鍵となる。本研究では、ヘテロ構造の高性能化に向けた新規な擬似基板作製法の開発と評価、また歪みチャンネル構造における電気伝導特性の解析を行った。

これまで一般に表面ラフネス 1 nm 以下の SiGe 擬似基板を作製することは不可能であった。本研究では新規に CMP (化学的機械研磨) 技術を導入して SiGe 擬似基板の平坦化を試みた。

$\text{Si}_{0.7}\text{Ge}_{0.3}$  緩和バッファ層はガスソース分子線エピタキシー (MBE) により傾斜組成法を用いて作製した。図 1 に示される表面 AFM 像から、成長後の表面ラフネスは RMS (root mean square) 値 22 nm と非常に大きいが、CMP によってラフネスは大幅に低減され、RMS 値 0.23 nm と原子層オーダーの平坦化が達成されている。続いて、最適な方法で洗浄を施した後に歪み Si 層を再成長し TEM 観察を行った。再成長界面に対応する欠陥等は全く見られず、良好な膜がエピタキシャル成長されていると共に、非常に平坦な歪み Si 層が形成されていることが確認された。さらに歪み Si/Ge 量子井戸構造を再成長し、低温において良好なフォトルミネッセンスを得、欠陥のない良質な構造が再成長可能であることが示された。

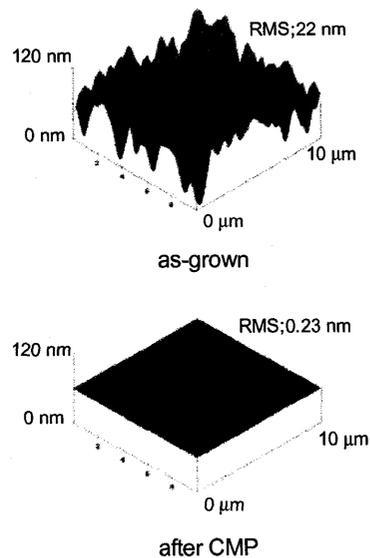


図 1

次にこの平坦化された SiGe 擬似基板 (Ge 組成 25, 30%) 上に歪み Si 変調ドープ構造を作製し、電気伝導特性を調べた。この構造においては、歪み Si 層が電子の量子井戸となりチャンネルを形成する一方、ドーピング層にも低移動度のチャンネルが形成され (平行伝導) 全体の移動度を低下させてしまう。そこで、バックゲート電圧を印加することにより電子分布を変化させながら移動度を測定した。得られた移動度とキャリア密度の関係を

理論式でフィッティングすることで、両チャンネルの伝導への寄与を分離でき、歪み Si チャンネル層のみの移動度を等キャリア密度で比較した。その結果、CMP を施していない試料に比べ CMP を施した試料は、低温で約 4 倍高い移動度を有していることが分かった。これは SiGe 擬似基板のラフネスに起因する散乱が存在し、それが平坦化によって抑制されたことを顕著に示している。得られたフィッティング式から、CMP 試料において Si チャンネル中の移動度がチャンネル内電子密度の 0.5 乗に比例することが分かり、これは一様に存在する不純物散乱が支配的であることを示している。

次に移動度の温度依存性を図 2 に示す。高温領域では平行伝導とフォノン散乱の影響が支配的になるため、ラフネスに起因する散乱は見られなくなっているが、低温領域になるにしたがって CMP による移動度の差が増加し、ラフネス散乱の影響が顕在化していることが分かる。特に平行伝導が完全に無視できる 0.3 K では、CMP による約 5 倍の移動度増大が得られ、さらに光照射によりキャリアを励起し、スクリーニング効果をもたせることで、520000  $\text{cm}^2/\text{Vs}$  と、これまでに同様な構造で得られている世界最高移動度とほぼ等しい移動度を得ることが出来た。

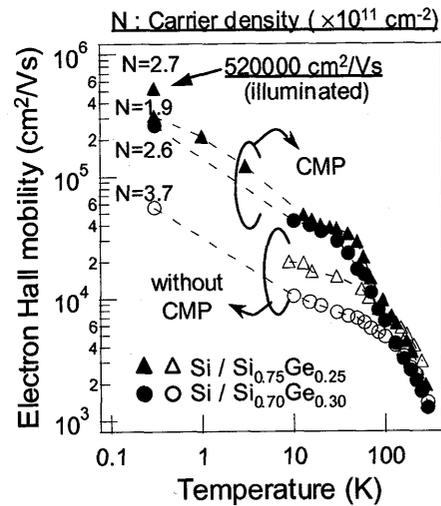


図 2

次にこの CMP 技術を歪み Ge チャンネル構造へ応用した。まず高 Ge 組成 (65%) の SiGe 傾斜組成バッファ層を作製し、CMP による平坦化後、歪み Ge チャンネル変調ドープ構造を作製した。表面 RMS ラフネスは、CMP により 80 nm から 1.5 nm と大幅に抑制されている。図 3 に移動度のチャンネル膜厚依存性を示す。CMP を施していない構造では移動度が膜

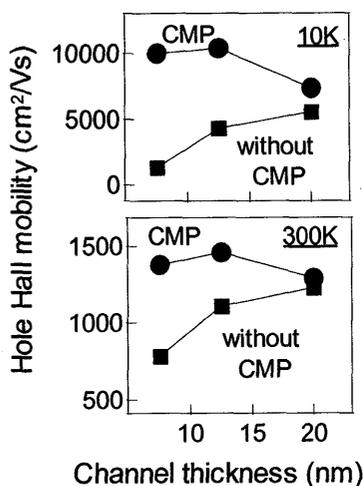


図 3

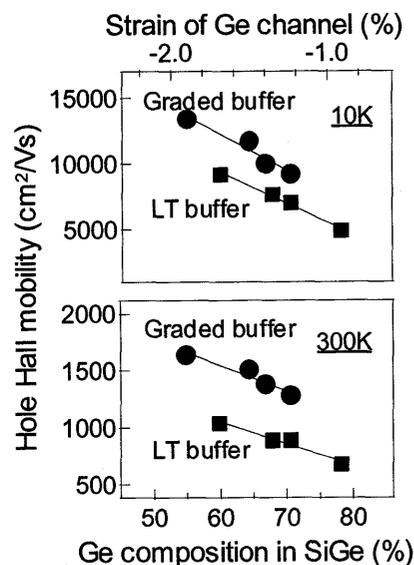


図 4

厚に大きく依存し、界面ラフネス散乱が支配的であることを示している。一方、CMP を施した試料では同様な膜厚依存性は見られず、膜厚の薄い領域でも高移動度が維持され、室温、低温で CMP による 1.8 倍、8 倍の移動度増大が得られている。これは界面ラフネスの影響が CMP によって大幅に抑制されていることを顕著に示している。

次に、各々の Ge 組成を有する SiGe 擬似基板を平坦化させた後、歪み Ge チャンネル構造を同条件で作製し移動度の歪み依存性を調べた (図 4)。その結果、室温、低温共に歪みの上昇に伴って移動度は増加し続け、圧縮歪み 1.9 % (SiGe 基板の Ge 組成 55%) で最大の移動度が得られた。これは歪みによる有効質量の低下、バンド間散乱の抑制、量子井戸への閉じ込めが効果的に働いていることを示す。

このように CMP により超平坦 SiGe 擬似基板が作製され、それによる大幅な移動度増大が得られたが、SiGe 層内部には歪み緩和に伴うミスフィット転位が必然的に存在し、その転位が有する歪み場が、結晶全体に広がり上部構造へ悪影響を及ぼすことが考えられる。本研究では空間分解顕微ラマン分光法を用いてその歪み場分布を調べた。

平坦化させた  $\text{Si}_{0.7}\text{Ge}_{0.3}$  擬似基板上に歪み Si 層を作製し、ラマン分光測定を行った。得られたマッピング像を図 4 に示す。(110) 方向に直行する歪み分布が両層で観察され、SiGe 層内部のミスフィット転位が歪み Si 層まで歪みゆらぎをもたらしていることが分かる。ゆらぎ量は、歪み Si 層が有する歪みの 13% にまで達している。

900°C の熱処理後同様の測定を行ったところ、SiGe 層の面内格子定数が大きい部分で歪み Si 層の歪み緩和が生じていることが分かった。その部分では引っ張り歪みが局所的に大きく、SiGe / 歪み Si 界面に転位が形成されやすくなっているためであると考えられる。その結果、歪み緩和量は面内で平均して約 10 % であるものの、局所的には 30 % 程度にまで至る大きな緩和が起きている。このように SiGe 擬似基板の歪み場不均一は歪み Si 層の歪みゆらぎだけでなく、局所的な歪み緩和をももたらし、デバイス特性を大幅に悪化させることが考えられる。

また、バッファ層膜厚を変化させて歪み分布を測定したところ、膜厚増加に伴い分布の周期も顕著に増加していくことが分かった。これはミスフィット転位の分布が不均一であることに起因するものと考えられる。

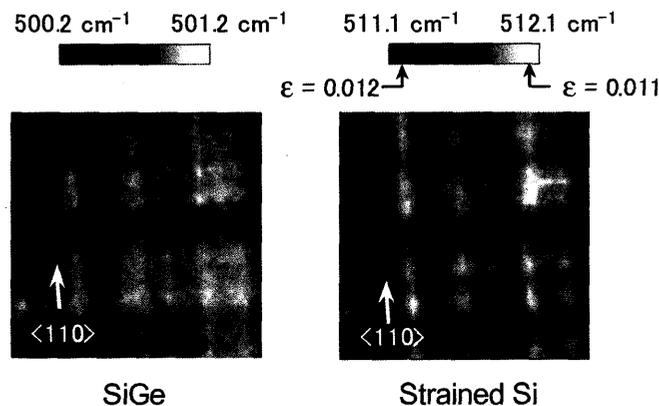


図 5

次にこの SiGe バッファ層中に存在する歪み場ゆらぎが成長機構に及ぼす影響について調べた。これまで、SiGe バッファ層に見られるクロスハッチ状のラフネスは、歪み場が原因であると考えられてきたが、いまだ証拠となるような実験結果がなかった。ここでは、まず CMP により平坦化させた SiGe バッファ層上に、同組成の SiGe 層を 1  $\mu\text{m}$  ホモエピタキシャル成長させ、AFM により表面モフォロジーの変化を調べた。成長前の SiGe 表面は完全に平坦であるものの、成長後、明瞭なクロスハッチ状のラフネスが再び現れていることが確認された。そのモフォロジーはラマンマッピング測定から得られた歪み場分布とほぼ一致しており、さらにそのラフネス周期も各バッファ層膜厚に対してほぼラマンの結果と一致した。つまり、SiGe バッファ層の歪み場によってホモエピタキシャル膜の成長速度が変調され、歪み場に対応したラフネスが生じたと考えられる。

以上のように不均一なミスフィット転位の分布が、数  $\mu\text{m}$  にも及んで歪み場のゆらぎをもたらすことが分かり、その影響は擬似基板膜厚が薄くなるほど顕著となる。つまり、より薄膜で高品質の擬似基板を作製するためには、転位を均一かつ高密度に発生させる必要がある、本研究ではイオン注入を用いた新規なバッファ作製法を開発した。

まず Si 基板にイオン注入を施すことで表面付近に欠陥を積極的に導入し、その後に SiGe 層を成長させる。成長温度を比較的低温にすることで成長中の転位の発生と表面ラフネスの増大を抑制し、成長後の熱処理で転位を発生、増殖させて歪み緩和を促進させる。

Ar イオンを各エネルギー、ドーズ量で注入した Si 基板に、Ge 組成 20 ~ 35% の SiGe 膜を 100 nm、500°C で成長し、900°C の熱処理後、X 線回折、ラマン分光法により緩和率を評価した。その結果注入ドーズ量の増加に伴い歪み緩和率は 0% から 80% 以上まで増加していき、イオン注入欠陥が転位源となって歪み緩和を促進することが示された。また注入エネルギー依存性から、Si 基板表面付近 (数 10 nm) の欠陥のみが歪み緩和に寄与することが分かった。

断面 TEM 像より、イオン注入のない場合では熱処理後も転位が見られないものの、注入を行った場合、転位がヘテロ界面付近に集中して発生しており、表面に達する貫通転位はないことが分かった。また表面 AFM 像においてクロスハッチ状のラフネスは見られず、成長機構が通常の (110) 方向のミスフィット転位によるものではないことを示すと共に、高緩和率にも関わらずラフネス値 0.34 nm と CMP に匹敵する平坦性を有していることが分かった。さらにラマンマッピング測定から、通常見られたクロスハッチ状の歪み分布はなくなると均一な歪み場が観測され、歪みゆらぎ量は膜厚数  $\mu\text{m}$  の傾斜組成バッファ層よりも低く抑えられていることが分かった。以上の結果よりこのイオン注入法が高品質な薄膜 SiGe 擬似基板の作製に非常に有望であると言える。