

## 審査の結果の要旨

論文提出者氏名 タマタカーン アーティット

本論文は「Low-power Circuits and Architectures for Ultra-Wide-Band (UWB) Transceiver toward Ubiquitous Electronics Applications」(和訳: コピキタス・エレクトロニクスに向けた UWB トランシーバのための低電力回路とアーキテクチャ)と題し、ウルトラ・ワイドバンド(UWB)用途の無線トランシーバ回路とアーキテクチャを提案している。特に、二重しきい値方式のアーキテクチャ及び超低消費電力無線回路技術を提示するもので、全7章で構成されている。

第1章は「Introduction」(序論)であり、近未来のコピキタス・エレクトロニクスにおける無線トランシーバ回路に対する要求をまとめ、本論文の目的と背景を明確にしている。

第2章は「Conventional pulse-based UWB communication」(従来の UWB 通信)と題し、UWB システムの定義、電波法規、パルスの変調方法を述べるとともに、従来のコリレータ方式の受信機アーキテクチャを説明し、問題点を明らかにしている。

第3章は「Double thresholding UWB architecture」(二重しきい値方式の UWB アーキテクチャ)と題し、二つの受信しきい値電圧を用いた新規のアーキテクチャを提案している。従来のアーキテクチャにおいて必要であった高精度な同期クロックを廃し、実用性を向上、また高レベルの雑音と反射がある環境でも、従来の方式に比べビット誤り率が低いことを示している。

第4章は「Circuit-level innovations for low-power transceiver design」(UWB トランシーバ用低電力回路技術)と題し、UWB 送受信機向けの新しい超低消費電力回路を提案している。受信回路に広帯域でインピーダンス整合可能な増幅器及び新しい位相補償方式を導入することにより、従来に比べ20%の電力削減を達成したことを示している。また短い間だけ動作するアナログ回路(フラッシング機能)について、バイアス保持回路や、複数の増幅器間でオンタイミングを変えることでウェークアップ時間を低減させるといった技術を提案している。

第5章は「Micro-power UWB transceiver system」(超低消費電力 UWB トランシーバシステム)と題し、第3章のアーキテクチャ及び第4章の低消費電力回路技術を適用した実際のトランシーバを設計し、シリコンチップで動作性能を実測した結果をまとめている。提案したトランシーバは従来のものより低消費電力、省面積、高速であることを示している。

第6章は「Discussions」(議論)であり、前章で提案したトランシーバの性能をより向上させるための回路技術を述べている。初めにビット誤り率を低減するための新しい低雑音増幅回路を提案し、インピーダンス整合と利得を別々に設計できるメリットを示している。更に、通信距離を延長するための高耐圧回路構成を提案している。高耐圧インバータを設計・実測し、信頼性に問題のない回路動作を確認している。高耐圧オプアンプ、高耐圧フィルタの試作も行い、従来の高耐圧回路より省面積で高速なことも実証している。

第7章は「Conclusions」(結論)であり、本論文の成果を要約し結論を述べている。

以上のように本論文は、低電力通信方式として期待されているウルトラ・ワイドバンド通信に関して、従来より低電力化できる無線通信アーキテクチャとウルトラ・ワイドバンド送受信機に向けた複数の低消費電力回路方式を提案し、それらの有効性を設計・試作・測定を通じて実証したものであって、電子工学上寄与するところが少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。