

論文審査の結果の要旨

氏名 竹本 享史

脳の優れた情報処理能力を工学的応用に生かすことは脳科学の大きな目標のひとつであり、脳型情報処理システムとそのハードウェア化の基盤技術の確立を目指す上で、神経細胞の機能を模倣した電子回路を設計することは特に重要である。本研究では数理的手法を回路設計に導入することで、MOSFETを用いてコンパクトに実装できる、生物ニューロンに近い性質を持つ2次元系ニューロンモデルを提案した。提案回路は数個の回路パラメータの変更のみで、容易にクラスI・II、さらに最近提案されたクラスI*といった様々なタイプのニューロンモデルを実現でき、過去の研究と比べて汎用性に優れている。さらに、本モデルの個別部品による実装を行い、提案回路が生物ニューロンの特性をよく再現していることを確かめた。また、本モデルを用いてギャップジャンクション (GJ) 結合系の時空間ダイナミカル構造を、数値解析により明らかにした。

本論文は、"A Study on Design and Implementation of Two-Dimensional MOSFET Neuron Model" (和文題目 MOSFET を用いた2次元ニューロンモデルの設計と実装に関する研究) と題し、全7章より成る。

第1章では、シリコンニューロンに関する研究背景や意義、そして提案回

路の主な特徴について述べている。シリコンニューロンを設計する際、ベースとなる数理モデル、使用する電子デバイス、そして設計手法を決める必要があるが、本回路は各要因に対して、2変数縮約モデル、MOSFET、Mathematical-model-design method を採用している。他の選択肢と比較しながら、これらの決定に至った理由を述べることで、過去の研究との関連、及び本研究の位置付けを明確にしている。

第2章では、ニューロンの発火特性の違いによるクラス分類や、提案する電子回路ニューロンモデルのベースとなる2変数縮約モデルの説明を行っている。2変数縮約モデルでは、その力学的挙動を2変数のナルクラインで、相平面上で視覚的に特徴付けられるため、数理的に扱いやすく、本研究の目的である汎用性と実装の容易さの条件を満たす最適なモデルであると考えられる。また、この章では、本回路が再現できる重要なモードの一つであるクラス I*モードに関する説明も行っている。

第3章では、提案回路の設計方法及び動作特性について示されている。提案する2次元モデルは、標準的な CMOS プロセスで集積回路化可能なエンハンスメント型 MOSFET を用いて設計した。使用する MOSFET の多くは、低消費電力・数理モデル構築の容易さなどの利点から、ドレイン電流がゲート電圧に対して、指数関数的な依存性を持つサブスレッショルド領域で動作させる。本回路は、逆 N 型非線形回路、U 型非線形回路、線形性の良い電圧電流変換器の3つの主要回路を組み合わせることで実現し、数理的な解析

が容易になるように、各回路ブロックの出力電流が入力電圧に対して陽に関数で書き表せるように設計されている。また、U型非線形回路は、多様なナルクラインを実現できるように工夫がなされており、数個の回路パラメータの変更のみで、クラス I、II、I*の3つの主要モードが実現できることが示されている。

第4章では、設計した電子回路ニューロンの個別部品による実装方法及び実験結果を示している。過去の研究では、実装したシリコンニューロンの動作特性について、あまり詳細な数理的な解析が行われていない。そこで本研究では、検証項目として、(a)Zeeman の定義する神経興奮の特徴、(b)クラス I、クラス II の異なるスパイク発生機構、(c)クラス II における周期刺激に対するカオス的応答、の三つの重要な生物ニューロンの特徴を上げ、第3章で紹介した3つのモードに関して、数値解析および回路実験の両面から詳細な動作検証を行った。検証の結果、実験結果が理論モデルをよく再現していることが明らかとなった。従って、提案回路が生物ニューロンの特徴をよく再現しているといえる。

第5章では、分岐解析ソフト XPPAUT を用いて、各モードにおける興奮発生メカニズムが正しく再現できていることを明らかにした。ニューロンのクラスの分類は、クラス I ではサドル・ノード分岐、クラス II ではサブクリティカルホップ分岐という異なる反復スパイク生成機構に対応することが知られており、本モデルでも同様な分岐構造を持つことが示されている。

また、単発刺激による影響に関して、位相解析を行うことで、各モードの閾値のメカニズムの違いについても明確にした。

第6章では、提案回路を1次元的に20個並べ、互いに隣りの細胞とGJ結合を持った空間的配置を考え、各モードにおけるシステムレベルの挙動を数値計算により検証した。その結果、クラスI*のモードにおいてのみ、ある結合強度領域で時空間カオスが生じることを確認し、さらにより弱結合領域において、同期発火が起こることを発見した。PRCを用いた解析により、この同期発火のメカニズムを明確にした。

第7章では、本回路が過去のシリコンニューロンと比べ、汎用性や回路規模において優れていることを明確にし、さらに本回路の応用性や今後の課題についてまとめている。

以上のように、本論文は電子回路ニューロンの設計及び実装に関して大きな成果を上げ、複雑理工学上貢献するところが大きい。なお、本論文第3章、4章、5章、6章は河野崇および合原一幸との共同研究であるが、論文提出者が主体となって問題を提起しその結果の導出を行ったもので、論文提出者の寄与が十分であると判断する。

したがって、博士（科学）の学位を授与できると認める。