

# 論文の内容の要旨

## 論文題目 固体撮像素子の高画質化

### 回路技術に関する研究

氏名 中村 信男

シリコン半導体上に形成される光電変換素子を持った固体撮像素子は、High Definition(HD) TV用途、カムコーダー(Camcorder)用途、デジタルスチルカメラ(DSC)用途、携帯電話やPDAなどのモバイル用途、PCカメラ、監視カメラ、車載等の入出力デバイスとして使用されている。特に、DSCと携帯電話へのアプリケーションにより、CCD(Charge Coupled Devices)イメージセンサとCMOS(Complementary Metal-Oxide-Semiconductor)イメージセンサは、画素数が200万画素から1200万画素の多画素化へ、画素サイズはいっきに $2.0\mu\text{m}$ へ、技術開発が進んでいる。

固体撮像素子のSN比、ダイナミックレンジ、感度、飽和信号電荷量、の基本撮像特性は、画素サイズが $5.0\mu\text{m}$ に微細化されると大きく低下してくる。特に、SN比とダイナミックレンジは固体撮像素子のもっとも重要な特性である。SN比は、入力信号量とノイズの比で定義される。画素サイズが小さくなればフォトダイオード(蓄積機能を持つので蓄積ダイオードともいう)に蓄積できる信号電荷量が減少するので、ノイズ量を削減しなければ固体撮像素子の高画質化を維持できない。第2のダイナミックレンジは、1つのシーンの中で、明るい領域から暗い領域までを同一画面上に撮像できるかを数値化したもの、である。CCDイメージセンサ単

独自のダイナミックレンジは60-70dB程度であり、部屋の中と窓の外を同一の場面に撮影できるダイナミックレンジをもっていない。このように、固体撮像素子のノイズ量を低減することと、ダイナミックレンジを拡大することは、固体撮像素子の重要な研究開発テーマである。

我々は、主要な2種類の固体撮像素子について、新規デバイス技術、と、新規回路技術、を開発した。2種類の固体撮像素子は、CCD (Charge Coupled Device) イメージセンサ、と、CMOSイメージセンサ、である。

本論文の技術は、CCDイメージセンサとCMOSイメージセンサで独立に開発した技術であるが、技術上の垣根はなく、いくつかの技術は相互に展開することが可能である。

我々は、画素サイズ $5.0\mu\text{m}\times 5.2\mu\text{m}$ 画素のハイビジョン用途の積層形2/3インチ200万画素CCDイメージセンサを開発した。積層形CCDは光電変換部と電荷蓄積部が2階建て構造になっているため、100%の開口率と、アモルファスシリコン材料の特徴である高い量子効率、の両方の特徴により、高感度、を実現している。しかしながら、積層形CCDは電荷蓄積部でkTCノイズと呼ばれるランダムノイズが発生する。このkTCノイズを抑圧しなければ、固体撮像素子のSN比を改善することができない。まず最初に、HDTV用途に開発した2/3インチ200万画素積層形CCDイメージセンサで発生するkTCノイズを理論的に解析した。その結果、kTCノイズは、蓄積ダイオード部に残留する電子の熱的分布(フェルミ・ディラック分布)により発生するメカニズム、であることがわかった。その結果、蓄積ダイオードのハードリセット時のkTC雑音は $\sqrt{kTC}$  [個rms]となり、ソフトリセット時のkTC雑音は $\sqrt{kTC/2}$  [個rms]となることを証明した。さらに、 $\sqrt{kTC}$ と言われてきたkTCノイズが、実は読み出し方法の違いにより $(1/\sqrt{2})$ に小さくできることを理論と実験の両方から証明した。この理論的考察を本CCDイメージセンサの読み出し方式に適用することにより、kTCノイズを $(1/\sqrt{2})$

にする新しい「ソフトリセット駆動方式」、を開発することができた。

次に、暗電流を削減するデバイス技術を開発した。蓄積ダイオードは1/60秒信号電荷を蓄積するため、暗電流が蓄積ダイオードで発生すると信号電荷と混合し画像を劣化させる。つまり、蓄積ダイオード自身の雑音を抑圧するためには、暗電流を削減しなければならない。このために開発した第1の技術は、蓄積期間中に蓄積ダイオードのSi/SiO<sub>2</sub>界面をホール(正孔)によって埋める、「暗電流抑圧技術」、である。信号蓄積期間中に、転送電極に印加する電圧を負電圧に固定し、その負電圧を最適化することによって暗電流の発生を削減した。さらに、蓄積ダイオード領域とチャネルストップ領域の分離距離を最適化するレイアウト構造と、PN接合のドーズ量の最適化により、蓄積ダイオードの空乏層の伸びを抑え、空乏層で発生する暗電流を削減したデバイス技術の開発である。上記の駆動技術とデバイス技術の同時開発により、暗電流起因の固定パターン雑音を、従来の45電子p-pから10電子p-pへ削減することができた。この結果、レンズ絞りF8、光量2000ルクス(光源の色温度:3200K)において、5.0 $\mu$ m画素では世界最高水準のSN比54dBを達成することができた。

第3の技術は、CCDイメージセンサのダイナミックレンジを拡大する、「スーパーダイナミックレンジ(SDR)技術」、を開発したことである。この技術は、従来提案されていた技術を大幅に改善し、高画質の画像を実現した点に特徴がある。同一ゲートを用いて排出動作と読み出し動作を行う新規技術を開発することによって、knee点の画素ごとのばらつきを1mV以下に抑圧することができた。従来は3シグマで20mVのknee点ばらつきが発生し実用化できなかったが、本技術開発によりKnee点ばらつきを1mV以下に抑圧できたことで、カメラのAWBの実用化の目処が立った。さらに、3板式カメラに適用した場合のknee点の温度管理を1%以内で合わせ込むことができた。これは、3板式カメラとして使用しても問題がないことを示している。この結果、従来は、70dB程度だったダイナミックレン

ジを100dB以上にすることができた。この値は、ハイビジョン用CCDイメージセンサのダイナミックレンジとしては世界最高性能である。

第4の技術は、蓄積ダイオードで発生するkTCノイズを抑圧する、「フィードバックセル技術」、である。kTCノイズはその名称のとおり、蓄積ダイオード容量Cの $\sqrt{}$ に比例したランダム雑音を発生する。本技術は、読出し時のみ蓄積ダイオードの容量を実質的に小さくするフィードバックセルを、デバイス構造で実現した。この結果、蓄積ダイオードの容量は大きいままでkTCノイズを削減することができた。その原理は、第1の蓄積ダイオード(容量C1)とCCDチャネルの間に、容量の小さな第2の蓄積ダイオード(容量C2、 $C2 < C1$ の関係)を配置すること、である。このフィードバックセル技術によって、第1の蓄積ダイオードの飽和信号量を一定に保ったままで、kTCノイズを42雑音電子から18雑音電子へ抑圧することが実現した。

第5に、CMOSイメージセンサの高感度化に関して、3種類の回路技術を開発した。これらの技術を1/2形130万画素CMOSイメージセンサ、1/4形33万画素CMOSイメージセンサに採用した。特に、1/4形CMOSイメージセンサはDSC用途として量産化に成功した。第1の技術は、画素の増幅トランジスタのしきい値ばらつきを補正する、「スキミング形新規ノイズキャンセル回路」、を開発し、各カラムに配置したことである。この結果、 $1\sigma$ で30mVp-pあった固定パターン雑音を、0.1mVp-p以下に抑圧することができた。また、このノイズキャンセル回路の駆動方法の最適化によって、相関二重サンプリング効果とLPF(Low Pass Filter)効果を十分にもたせ、画素のソースフォロア回路で発生する $1/f$ 雑音(低周波領域)と熱雑音を抑圧した。その結果、画素のソースフォロア回路の雑音を $109\mu\text{Vrms}$ に出来た。第3の技術は、カラムの信号電圧を増幅する、「フィードバッククランプ方式出力アンプ」、の開発である。この低雑音化アンプにより、12M

Hzのデータレート(周波数帯域は60MHz)で $54\mu\text{V}_{\text{rms}}$ と、非常に小さな雑音レベルを達成することができた。これらの成果は、当社で初めて製品化したCMOSイメージセンサ搭載のデジタルスチルカメラに採用された。

2種類の代表的な固体撮像素子である、CCDイメージセンサとCMOSイメージセンサにおいて、固体撮像素子の低雑音化と広ダイナミックレンジ化を実現する、デバイス技術とアナログ回路技術を開発・実用化した。上記技術のいくつかは実際の製品に展開中であり、熱雑音を抑圧する技術として特に重要な役割を果たしている。

本論分では、kT/Cノイズの抑圧によるSN比の改善、ダイナミックレンジの拡大、に開発の焦点を絞った。その理由は、画素サイズが微細化したときに、もっとも特性を上げることが期待される項目だからである。CCDイメージセンサでは、高画質化を実現するデバイス技術を開発した。CMOSイメージセンサでは、高画質化を実現するアナログ回路技術を開発した。独立した技術であるが、CCDイメージセンサとCMOSイメージセンサの相互に技術展開できるものであり技術上の差はない。これらの高画質化技術は、画素サイズが微細化してくると、特に重要になる技術である。将来的に、画素サイズは $2.0\mu\text{m}$ 以下まで進むことが予想される。本論分の技術が今後の微細化画素開発に貢献できると期待する。