

## 審査の結果の要旨

論文提出者氏名 吉田 浩章

本論文は「Optimal Generation of Design-Specific Cell Libraries(設計固有セルライブラリの最適生成手法)」と題し、論理集積回路のセルベース設計毎に特化したセルライブラリを最適自動的合成する手法について研究したもので、英文で記述され九章より構成されている。

第一章は Introduction(序論)であり研究の背景、目的および論文の構成を述べている。

第二章は「Cell Characteristics Estimation Using Quick Transistor Placement(トランジスタの高速配置を用いたセル特性の推定)」と題し、与えられたセル回路のトランジスタネットワークから論理段を分離抽出して各論理段内の詳細配置を高速に推定し、その推定配置をもとにセルの遅延時間、消費電力、セル面積、入力容量等のセル特性を高精度で予測する手法について述べている。

第三章は「Logic Type Selection for Design-Specific Cell Library(設計固有セルライブラリのための論理タイプ選択)」と題し、与えられた設計に適したセルライブラリが含むべき論理タイプの選択手法について述べている。一定の制約の下で全ての論理タイプを網羅的に生成したあと、複数の異なる駆動力を持つセルライブラリを合成し、最後に論理タイプの数を最小化する経験的手法について述べており、幾つかの実験結果をもとにその有効性を検証している。

第四章は「Performance-Constrained Cell Count Minimization for Continuously-Sized Circuits(連続的にサイジングした回路を対象とした性能制約下でのセル数最小化)」と題し、セル回路の各トランジスタ寸法を連続的に最適化することを前提としたセル特性のモデル化手法を提案している。次にそれにもとづき、与えられた性能制約下でセルの種類を最小化する手法を述べ、実験的にその有効性を検証している。

第五章は「Synthesis of Minimal Static CMOS Circuits(最小スタティック CMOS 回路の合成)」と題し、一定の制約下で最小の多入力-多出力-多段スタティック CMOS 回路を合成する効率的な手法について述べている。回路を AND2/INV のネットワークで表現したマッピンググラフを構成することで、網羅的に回路を生成・評価して最小の回路を発見する手法であり、ベンチマーク回路に応用することでその有効性を検証している。

第六章は「Exact Minimum Logic Factoring via Quantified Boolean Satisfiability(限量子付き論理充足可能性判定問題による厳密最小論理因数分解)」と題し、与えられた論理関数を厳密に最小の直並列トランジスタ回路として合成する手法について述べている。論理関数を実現する回路を網羅的に表現できる枝交換表現を内包する「X-B 木」を定義し、木の「枝交換状態」を表すパラメータを変数とした限量子付き論理充足可能性判定問題の解法プログラムを用いて、厳密に最小な直並列 CMOS 回路を発見する手法について提案している。

第七章は「Synthesis of Read-Once Switch Network(リードワンススイッチ回路網の合成)」と題し、各論理入力でゲートが制御されるトランジスタが一個に限定されたスイッチ回路網(リードワンススイッチ回路網)の構成論的合成手法について述べている。リードワンススイッチ回路網で与えられた論理関数を合成可能な場合には、最小のトランジスタで実現される回路であることが保証されている。いくつかの合成実験結果をもとにその合成手法の有効性と限界を述べている。

第八章は「Optimal Generation of Design-Specific Cell Libraries: A Case Study(設計固有セル

ライブラリの最適生成：ケーススタディ)」と題し、本論文で提案している手法を組み合わせ、ベンチマーク回路に対して最適生成したセルライブラリと従来から用いられている標準的セルライブラリとを比較した実験結果を示し、本論文で合成したセルライブラリが遅延時間-回路面積の観点で従来のものに比較して20~30%程度のコスト低減効果があることを示している。

第九章は「結論」であり本論文の研究成果をまとめている。

以上、本論文は論理集積回路のセルベース設計において、設計固有の最適化セルライブラリを自動合成する手法を提案し、従来の標準セルライブラリに比較して遅延時間-回路面積コスト低減に有効であることを実験的に示したもので電子工学の発展に寄与する点が少なくない。

よって本論文は博士（工学）の学位請求論文として合格したものと認められる。