

論文の内容の要旨

論文題目 **Spin-Coating Film Transfer and Hot-Pressing Technology
and Its Application to CMOS MEMS Fingerprint Sensor**
(スピナーコーティングフィルムトランスファーホットプレッシング技術と
CMOS MEMS 指紋センサへの応用)

氏 名 佐藤 昇男

1. 本論文の概要と目的

電子デバイスの高機能化に向けては、CMOS LSI (Complementary Metal-Oxide-Semiconductor Large-Scale Integrated circuits) 技術による電気処理部の小型化と MEMS (MicroElectroMechanical Systems) 技術による物理量-電気変換部の小型化、および両技術の融合が有効である。本研究では、基盤技術として新しい薄膜形成法である STP (Spin-coating film Transfer and hot Pressing) 技術を確立し、その応用として CMOS MEMS 指紋センサを実現した。

センサ素子を小型化すると、押圧などの力を電氣量に変換する MEMS 構造からの電氣信号が微小になる。これに対応するために、MEMS 構造の近傍に CMOS 検出回路を一体的に形成して**高感度化**を図ることが要求される。すなわちセンシングという**機能における融合**が必要となる。小型化したセンサ素子をアレイ化すると面積が増大する。これに対応してセンサ素子を最密配置とするために、CMOS 回路と MEMS 構造を如何に融合させるかが大きな鍵となる。その解として積層することが考えられる。積層においては、CMOS LSI の MOSFET (Field-Effect-Transistor) 電氣特性が MEMS プロセスによってダメージや影響を受けないように**高信頼化**を図ることが必要である。すなわち MEMS 構造と CMOS 回路の積層という**構造における融合**が必要となる。

本研究の意義は、上記の**高感度化・高信頼化・融合化**の三つの課題に対して、基盤技術として、(i) MEMS 構造を CMOS LSI 上へ高信頼度に積層作製するために新しい成膜法である STP

技術の装置化技術・プロセス技術・成膜制御技術を構築したこと、および応用技術として、(ii) MOSFET へダメージを与えない CMOS MEMS 作製プロセスと、微小な静電容量変化を高感度に検出するためのセンシングスキームにより、CMOS MEMS 指紋センサを実現したこと、にある。本研究の遂行により、CMOS 回路と MEMS 構造が構造的に、かつセンシングという機能においても融合化されていることを具現化した。これにより CMOS LSI 技術と MEMS 技術の融合を図り、CMOS MEMS 技術による電子デバイスの高機能化に寄与した。

2. STP 技術 —高信頼化・構造の融合化—

CMOS と MEMS の構造における融合を実現するためには、MEMS 構造の可動部分を中空のまま封止すること、 $10\mu\text{m}$ 級の厚膜を形成できること、下地の CMOS LSI にダメージを与えないこと、が必要である。

前述した成膜における課題を解決するため STP 技術を構築する。STP 法とはフィルムを基材に用いて微細構造を有した基板に絶縁膜を貼り付ける成膜法である (図 1)。本研究では、STP 装置と STP プロセスを新規に開発して各種成膜形状を実現した。STP 装置においては、フィルムの可撓性に伴う成膜不良の問題を解決し、Si 基板に転写形成された絶縁膜厚の均一性を向上させた。STP プロセスにおいては、真空中の加重と材料粘性に着目して粘性制御手法を提案し、適用先用途に応じて、埋め込み・平坦化と封止の成膜状態を制御することを可能にした。すなわち、高材料粘度・低加重とすることで封止が、低材料粘度・高加重とすることで埋め込み・平坦化が可能である。

実際に凹凸パターンを備えた Si ウェハに対してポリイミドを成膜した。高アスペクトの凹パターンへの埋め込み・平坦化 (図 2(a))、および凹パターンを中空にした状態で上部に成膜する封止 (図 2(b)) を制御して実現した。さらに、粘性制御手法を用い、 $10\mu\text{m}$ 級の厚膜も形成可能とした。

STP 法は、加熱・加重工程を備えているため CMOS LSI 上に絶縁膜を形成した場合、MOSFET の電気特性が影響を受ける可能

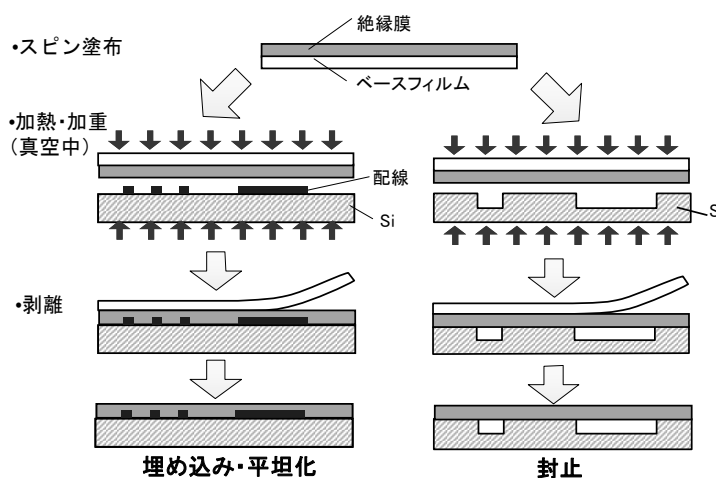


図 1 STP 法の原理

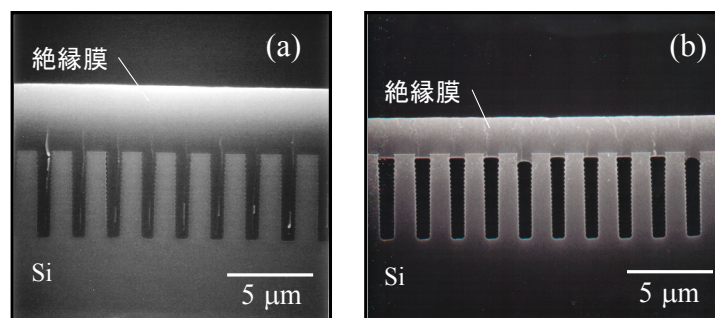


図 2 成膜結果 (a)埋め込み・平坦化、(b)封止

性がある。そこで、MOSFET 直上に STP 技術により絶縁膜を形成し、MOSFET へホットキャリアを注入して通常使用時よりも大きな基板電流を流すことで劣化加速試験を行った。この結果、STP プロセスを経ても MOSFET は通常通り 10 年以上の寿命を確保していた。

以上より、STP 技術が MOSFET の信頼性を確保しつつ CMOS LSI 技術と MEMS 技術を融合するのに有効であることを明らかにした。

3. CMOS MEMS 指紋センサ —高感度化・高信頼化・融合化—

CMOS LSI 技術および MEMS 技術によりセンサ素子の小型化を図り、12.8mm×11.2mm のセンサ領域に 50 μ m 角のピクセルを 256×224=57,344 個備えた圧力センサを実現した。指紋を備えた指先端は 10mm 角程度の面積を、また、指紋を形成する隆線は約 200~500 μ m の幅を有しているため、本センサのセンサ領域およびピクセルサイズにより、微細な凹凸である指紋を 2 次元的な圧力分布として十分な分解能で検出できる。

作製した CMOS MEMS 指紋センサの表面拡大図および各ピクセルの断面拡大図を図 3 に示す。センサは 50 μ m 角のピクセルがアレイ状に並べられている。各ピクセルは、支持電極で格子状に分割されており、0.5 μ m ルール CMOS LSI の上に MEMS 構造が積層されている。MEMS 構造は、突起・封止膜・上部電極・中空・下部電極を備えている。上部電極と下部電極は金属から成り、上部電極は薄い板のため変形可能である。上部電極は支持電極を介して接地されている。封止膜は絶縁膜でできている。

検出原理は以下の通りである。指がセンサ表面を押すと、指紋の隆線によって突起を介して上部電極が変形し、上部電極と下部電極間で形成されている静電容量が増加する。この静電容量変化を下地の CMOS 回路で検出し、全ピクセルからの検出を統合することで一つの画像を形成する。指紋の隆線は谷線に比べて静電容量を大きく増加させるので指紋画像が取得できる。

本センサにおいては、STP 技術により封止膜を形成することで、中空を保ったまま MEMS 構造を CMOS 回路の上に積層形成した。これにより、約 5,700,000 個の MOSFET からなる CMOS LSI の上に、約 57,000 個の MEMS 中空構造を面内に高密度に集積化可能とした。

CMOS MEMS 指紋センサ作製プロセスにおいては、中空作製・中空封止・突起形成の各工程を実現すると共に、一連のプロセスとして CMOS 回路への

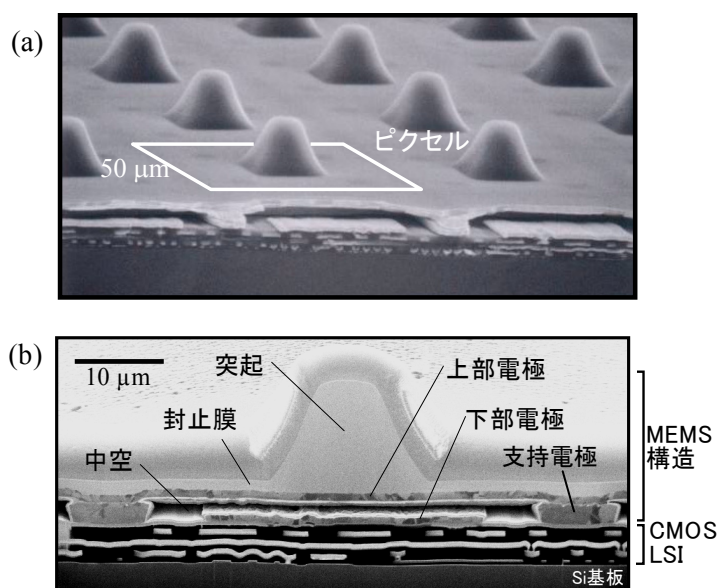


図 3 (a) CMOS MEMS 指紋センサ表面拡大図、
(b) ピクセルの断面拡大図

ダメージを無くすことが必要である。このためのキープロセスとして、めっき法、犠牲膜エッチング法、STP 技術を用いた。具体的な作製プロセスを以下に示す。まず、通常の 3 層配線 $0.5\mu\text{m}$ CMOS LSI プロセスによりセンサ回路を作製する。その後、金めっき法により下部電極、支持電極を形成する。さらに、有機絶縁材料から成る犠牲膜、エッチング孔を備えた上部電極を形成する。次に、エッチング孔からオゾンアッシャにより犠牲膜を除去して中空構造を形成する。その後、STP 技術により $1.5\mu\text{m}$ 厚さのポリイミドを形成しエッチング孔を封止する。本工程において、封止膜はエッチング孔から中空構造内部に侵入せず、かつ、上部電極の撓みを妨げない程度の薄膜であることが要求される。最後に、感光性ポリイミドをスピンドブし、パターニングを行うことで突起を形成する。以上の工程は、 310°C 以下の低温プロセス、高密度プラズマを用いない低ダメージプロセスとなっている。

センシングスキームにおいては、指紋の隆線からの微小な力を電気信号に変換して増幅することが要求される。MEMS 構造としては、力を容量変化に効率良く変換する突起構造の提案と、上部電極と下部電極からなる電極構造設計を行った。CMOS 回路としては入力寄生容量から変化分だけを抽出して増幅する入力範囲調整機構を実現した。これにより、ピクセル当たり $1200\mu\text{N}$ 程度の微小な機械的信号を電気信号に変換し、 50fF 程度の寄生容量の中から 2fF の容量変化を検出してセンサ信号として出力することを可能とした。

従来技術の静電容量式指紋センサでは困難であった乾燥指の画像取得 (図 4(a)) も、CMOS MEMS 指紋センサによればクリアに取得できることを明らかにした (図 4(b))。このように、CMOS MEMS 指紋センサは、対向する上部・下部電極を備え指表面はもはや電極として働かないため、指の乾燥や湿りによる表面状態や環境状態の影響を受けず、安定してクリアな指紋画像を取得できる。

以上のように、STP 技術により CMOS 回路上に MEMS 構造を積層して構造における融合化と、指の乾湿に依らず約 2fF の微小容量変化を高感度で検出してセンシング機能における融合化を実現した。

4. まとめ

本研究においては、電子デバイスの高機能化を目指し、信号処理機能に優れた CMOS LSI 技術と信号変換機能に優れた MEMS 技術によるセンサ素子の小型化・高密度化を検討した。そのための要素技術として STP 技術を構築し、CMOS MEMS 指紋センサに応用することで CMOS MEMS 融合化の有効性を具現化し、指紋認証技術の汎用化に大きく貢献することを示した。本研究により確立した技術をキーとして、CMOS MEMS 技術をはじめとする異種機能融合化技術が展開し、ユビキタス社会を推進する新規な電子デバイスの創出を先導する実証的な役割を果たすことを期待して、本研究のまとめとしたい。

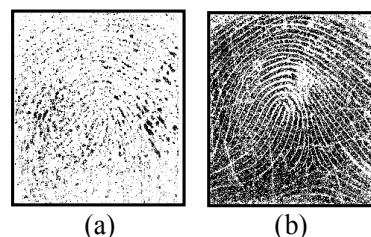


図 4 乾燥指の画像取得結果
(a) 静電容量式指紋センサ、
(b) CMOS MEMS 指紋センサ