

審査の結果の要旨

氏名 佐藤 昇 男

本論文は「Spin-Coating Film Transfer and Hot-Pressing Technology and Its Application to CMOS MEMS Fingerprint Sensor」と題し、フィルムを基材に用いた転写による新しい薄膜形成法である STP 技術(Spin-coating film Transfer and hot-Pressing technology)と、その CMOS MEMS (Complementary Metal-Oxide-Semiconductor MicroElectroMechanical Systems)指紋センサへの応用に関し述べられている。本論文は、基盤技術としての STP 技術および、その応用技術としての CMOS MEMS 指紋センサを述べる 2 部 9 章から構成される。

第 1 章は序論であり、電子デバイスの高機能化を目指して小型化を達成するにあたり、CMOS 技術と MEMS 技術を各々の特徴を生かして相補的に協働させて一体化することの必要性を述べている。そのためのアプローチとして高感度化・高信頼化・融合化というキーコンセプトを挙げ、高機能な電子デバイスの具体的な形態として CMOS LSI の上に MEMS 構造をアレイ状に積層形成したデバイスの有効性を論じている。

第 2 章から第 4 章では、基盤技術としての STP 技術について述べている。

第 2 章では、STP 技術による膜形成の原理を示し、対象とする微細凹凸パターンの平坦化・埋め込み、及び凹パターンの封止など、成膜形状の制御が重要であることを述べている。また、従来技術としての他の成膜方法やフィルムを用いたウェハプロセスとの差異が明確に説明されている。

第 3 章では、STP 技術の要素技術として装置化技術とプロセス技術を開発している。STP 装置においては、フィルム上に形成された絶縁膜をウェハに転写するために、フィルム伸張機構、イコライジング機構、フィルム・ウェハ配置を新規に導入し、安定かつ均一な成膜を可能とした。プロセス技術においては、真空乾燥による粘性制御手法を提案して実験により示すとともに、粘性と成膜形状の依存性を解析により明らかにしている。

第 4 章では、前章の要素技術を実際の凹凸パターンを備えたウェハに適用し、凹凸パターンの埋め込み・平坦化、および凹パターンの封止の成膜形状を制御可能であることを実証した。また、STP 技術により 10 μm 級の厚膜形成にも適用可能であることを示している。さらに、STP プロセスにおける加熱・加圧工程が CMOS トランジスタの電気特性にダメージを与えないことを示し、STP 技術が信頼性を確保しつつ MEMS 構造を CMOS LSI 上に積層形成するのに有効であることを確認している。

第 5 章から第 8 章では、応用技術としての CMOS MEMS 指紋センサを述べている。

第 5 章では、指紋センサの背景を述べるとともに、CMOS 技術と MEMS 技術を融合した高機能な電子デバイスの具現化として CMOS MEMS 指紋センサを提案している。本セ

ンサにおいては、指紋の隆線がセンサ表面を押すことにより MEMS 構造内の可動対向電極間で形成されていた静電容量が増加し、この静電容量変化を下地の CMOS 回路で検出する。

第 6 章では、CMOS MEMS 指紋センサにおける微小な容量変化を検出するためのセンシングスキームを提案している。CMOS MEMS 指紋センサのように微小なピクセルにおいて力をセンシングするための MEMS 構造と CMOS 回路を具体的に提案し、計算やシミュレーションによってセンサ高感度化のための設計法を確立している。

第 7 章では、第 2 章から第 4 章の STP 技術と第 6 章のセンシングスキームを統合して、CMOS MEMS 指紋センサを作製している。センサ作製プロセスにおいては、STP 技術により CMOS LSI 上の MEMS 中空構造を封止する封止膜を形成するとともに、低温かつ CMOS LSI にダメージを与えない MEMS 作製プロセスを確立している。これにより、約 57,000 個のピクセルと、その下部に形成された約 5,700,000 個のトランジスタを備えた CMOS LSI からなる CMOS MEMS デバイスを実現している。

第 8 章では、作製した CMOS MEMS 指紋センサの指紋画像取得性能と機械的・電気的信頼性について示している。また、本センサにおいて、微小な機械的信号を検出するためのセンシングスキームが効果的に機能していることを、評価と解析によって明らかにしている。

第 9 章は結論であり、本論文の成果をまとめるとともに将来展望を述べている。

以上、本論文では、基盤技術として、MEMS 構造を CMOS LSI 上へ高信頼度に積層作製するために新しい成膜法である STP 技術の装置化技術・プロセス技術・成膜制御技術を構築している。さらに、応用技術として CMOS MEMS 指紋センサを提案し、STP 技術を実際のデバイスに適用してその有効性を実証している。また、MOSFET へダメージを与えない CMOS MEMS 作製プロセスと、微小な静電容量変化を高感度に検出するためのセンシングスキームにより、CMOS MEMS 指紋センサを実現した。本研究の遂行により、CMOS 回路と MEMS 構造が構造的に、かつセンシングという機能においても融合化されていることを具現化している。これにより、CMOS LSI 技術と MEMS 技術の融合による高機能な電子デバイスの発展に貢献した。

よって、本論文は博士（工学）の学位請求論文として合格と認められる。