

## 論文の内容の要旨

論文題目 A Study on Multithreading with Binary Translation Technology  
(バイナリ変換処理によるマルチスレッド化に関する研究)

氏名 大津 金光

めまぐるしく変化するこの現代社会において、コンピュータシステムに対する性能化の要求は益々大きくなっている。この要請に応えるため、従来からプロセッサの性能を向上するための研究が種々に成されてきた。

プロセッサの性能は、回路の動作クロック速度の向上と命令レベル並列性の活用との主に二つの要因により引き上げられてきた。しかしながら、回路の動作クロック速度の向上は消費電力の増大やトランジスタ素子の縮小限界などの物理的な制限により伸び悩んでいる状態であり、またシングルスレッド実行での命令レベル並列性の抽出をこれまで以上に高めるために必要となるハードウェア資源は急激に増大している。そのため現実的な意味でのシングルスレッド実行での性能向上は限界に近づいている。

この状況を反映して、近年はシングルスレッドの性能を上げるためにハードウェア資源を使うよりも 1 チップ上に複数のプロセッサを載せるマルチコアマルチスレッドアーキテクチャとした方がシステム全体としての性能を上げることが容易であると考えられ、主要なプロセッサメーカはマルチコアマルチスレッドアーキテクチャを採用している。

しかしながら、これらのマルチコアマルチスレッドプロセッサの性能を十分に引き出すためには、プログラムコードのマルチスレッド化が必要不可欠であるが、そのためにはプログラムのソースコードを参照する必要であるという問

題があった。そのため、ソースコードを参照できないプログラムのマルチスレッド化による高速化は達成困難であった。

本研究の目的は、逐次プログラムをマルチコアマルチスレッドプロセッサ上で高速化することである。そのために本研究では逐次のバイナリコードからマルチスレッド化されたバイナリコードへの自動変換処理を行なう手法を提案し、ソフトウェアのみで自動マルチスレッド化を行なうシステムを開発した。自動マルチスレッド化に向けたマルチスレッド実行モデルとしてスレッドパイプラインニングモデルを採用し、*for* ループのイテレーションを単位としたマルチスレッド化を行なう。また、スレッドパイプラインニングモデルに基づいて *for* ループをマルチスレッド化するために必要となるイテレーション間依存変数やループ誘導変数の検出をバイナリコードレベルで行なうための解析手法を開発した。

本研究で開発したバイナリ変換システムは、マルチスレッド化の対象であるプログラムのバイナリコードを内部中間表現に変換し、制御フロー解析によりプログラムのループ構造を検出す。検出したループ構造に対して、データフロー解析を行なうことでイテレーション間依存となる変数の検出とループ誘導変数を検出し、スレッドパイプラインニングモデルに基づいたマルチスレッド化を行なう。

SPEC95 ベンチマークを用いたシミュレーションにより提案手法の性能を評価した結果、逐次実行に対して性能向上が達成できることを示した。ループに着目したマルチスレッド化手法においては、マルチスレッド化の対象ループが、(1)ループのコードサイズが大きい、(2)各ループの実行回数が多い、(3)ループイテレーション間のデータ依存によりスレッド間の並列実行が阻害されいくい、といった条件を満たす場合には、十分に性能向上が可能であることが示された。また、評価により既存のスレッドパイプラインニングモデルに基づいたソースコードレベルでの手動マルチスレッド化手法と同等の性能をバイナリコードレベルでの変換により達成可能であることを示した。さらに、変換対象であるバイナリコードを生成する際にコンパイラにより施された最適化の性能に与える影響を評価した。バイナリコードにループアンローリングの最適化が施されている場合は、提案手法により大きく高速化することを明らかとした。またコンパイラの最適化レベルにより提案手法で達成される性能が影響され、最適化レベルが低いほど提案手法により大きく高速化することを示した。

本研究により、コード変換のための専用ハードウェアを持たないマルチコアマルチスレッドプロセッサ上で、スレッドパイプラインニングモデルに基づいたバイナリコードレベルでのプログラムループの自動マルチスレッド化が実現され、提案手法が幅広い領域で有望であることが示された。