

論文の内容の要旨

論文題目 高電圧 CMOS 駆動回路と SOI-MEMS アクチュエータの
モノリシック集積化に関する研究

氏名 高橋 一浩

本論文では、チップ表面に汎用高電圧 LSI を作製し、チップの空白地に ASIC (Application Specific Integrated Circuit) 的に MEMS (Micro Electro Mechanical Systems) アクチュエータ・センサを作製する技術の研究開発を行う。

MEMS 技術は、半導体微細加工技術を応用して、微小な機械構造を作製する技術である。その利点として、同一基板上にアクチュエータ、センサ、プロセッサを集積化し、その総合体として知能化マイクロマシンを作り上げることが可能である。近年では半導体メーカーからも、LSI に微細化以外に高付加価値を生む技術として集積化 MEMS (CMOS-MEMS) が注目を集めている。しかし、実際に製品化されている CMOS-MEMS デバイスは、特定用途向けの大量生産品のみで、市場の規模が小さい応用製品、いわゆる多品種少量型のデバイスは製品化が難しい。この原因は、半導体加工技術を基本にして作られるが、材料は半導体以外にも、金属、プラスチック、高分子など多岐に渡ることや、3 次元の複雑な形状を作製するため、プロセスが複雑で標準化も難しく、試作レベルでもコスト高になることが多いためである。さらに本格的に実用化を進めるには、多品種少量型の MEMS デバイスをいかに実用化していくかが重要である。

このような背景のもと、本論文では、CMOS-First、MEMS ポストプロセス型集積化によって、多品種少量型 MEMS に対応した集積方法を提案した。また、SOI を用いたバルクマイクロマシニングを採用し、従来の表面マイクロマシニングによる CMOS-MEMS では得られない、高い機械特性を持つアクチュエータが作製可能である。さらに、高電圧駆動回路のモノリシック化によって、アクチュエータの性能、信頼性を向上させるプラットフォームを実現する。

第 1 章では現状の集積化 MEMS 技術の特徴を概観し、その課題を克服する技術として、本論文のテーマである汎用性 CMOS-MEMS の目的を示した。また、高速・大変位なマイクロアクチュエータを得るための課題を明らかにした。

第 2 章では MEMS アクチュエータに自由度を持たせるために、SOI チップに回路を先に作製し、ポストプロセスによって MEMS を集積する手法を示した。これまで、Post-CMOS 型の MEMS では表面マイクロマシニングによるプロセスしかできなかったが、SOI バルクマイクロマシニングを用いることによって、アスペクト比の高い機械構造を作製することが可能になる。

第 3 章では MEMS 集積用の高電圧回路チップの設計、製作結果を示した。回路の製作には高電圧回路の実績を持つ東芝と共同で行い、40V 耐圧の MEMS 駆動用チップを製作した。高電圧駆動回路の利用によって、MEMS アクチュエータに設計余裕が得られ、高速、大変位なデバイスを集積できることを示した。

第 4 章では高電圧チップに MEMS プロセスを行って、一次元静電マイクロアクチュエータを集積し、回路とのプロセス整合性の評価結果を述べた。評価項目として、(1)MEMS-回路のインターコネクション、(2)プ

ラズマエッチング中のプラズマダメージの影響、および(3) 構造体を可動構造とするための犠牲層リリースの手法を検討した。第一試作として、櫛歯型静電駆動アクチュエータをドライバ回路とモノリシックに集積化し、MEMS 追加工時のトレンチエッチングによって各端子間が絶縁され、アクチュエータの個別駆動に成功した。

第5章では提案するCMOS-MEMSの応用例として、レイヤー分離型の二次元マイクロアクチュエータを集積することを提案し、その製作結果について述べた。XYステージの構成要素であるサスペンション及びフレーム等の機械的部位と、電極及び配線等の電気的部位を別のレイヤーに作製することで、高いフィルファクタの実現と同時に、光学やデータストレージ分野に応用可能な集積化XYステージを実現した。レイヤー分離を行った構造は、XYステージとしての電気的な性能を損なうことなく、構造体を効率的に縮小することが可能であることを示した。

第6章ではCMOS-MEMSの2つ目の実施例として、光回折格子を応用したMEMSデバイスをICチップに集積し、高速デジタル制御が可能なディスプレイ応用デバイスを提案した。集積したMEMS回折格子は、横方向駆動により、ピクセルごとに回折角度変調を行う新規な手法である。一次元にアレイ化されたMEMSによって縦1列の画素を制御し、走査ミラーを用いて一次元画素を走査することで、二次元画像を実現する。作製したMEMS回折格子に電圧を印加し、回折角度が変調されることを確認した。さらに回折格子にスキュー角度を持たせ、回折光パターンと変調光の移動方向を分離し、光クロストークを回避する構造を実現した。サブマイクロ秒の応答速度を持つ、高電圧デジタルレベルシフタとMEMS回折格子を集積化し、高精細・高コントラストのディスプレイ画像の実現可能性を示した。

第7章では考察として、回路—アクチュエータ間の配線の最適化について述べた。試作チップでは、先にチップ上に作製した回路の検証を行うため、各回路素子の出力は分離されているが、多層配線のMEMS領域への拡張により、配線およびコンタクト部分の歩留まり、信頼性の向上が可能であることを示した。また、本研究で提案した平面敷詰め型CMOS-MEMSの応用可能性についても言及した。

第8章では本研究を総括し、結論を述べた。