

審査の結果の要旨

氏名 高橋 一浩

本論文は「高電圧CMOS駆動回路とSOI-MEMSアクチュエータのモノリシック集積化に関する研究」と題し、貼り合わせ単結晶シリコン基板上に、先に耐圧40VのCMOS (Complementary Metal Oxide Semiconductor) 駆動回路を製作し、あとから半導体マイクロマシニング技術によりMEMS (Micro Electro Mechanical Systems) マイクロアクチュエータを形成して両者をモノリシック集積化する技術について、その集積法の目的、集積化の方法、製作技術、評価技術、集積回路技術との整合性、および、応用例についてまとめたものであり、全8章より構成されている。

第1章は「序論」であり、本研究の背景技術を述べている。集積化MEMS技術の現状を説明し、これまでの研究開発例を総括してその問題点を明らかにするとともに、解決法として高電圧回路とMEMS素子をモノリシックで集積化する手法を提案し、本論文の目的と研究の意義を提示し、論文の構成について説明している。

第2章は「GMP (General Purpose MEMS) 集積化方法」であり、MEMS設計者の設計自由度を確保するための集積化方法として、先に貼り合わせシリコン基板 (SOI、Silicon On Insulator) に高耐圧の駆動用集積回路を製作し、その後、チップ上の空いたスペースのシリコン層を半導体マイクロマシニング技術を用いて追加工することにより、回路とMEMS素子を集積化する手法について述べている。

第3章は「高電圧回路の作製と評価」であり、5V駆動のデジタル回路と40Vの高耐圧MOSFETアナログ回路を混在し、アレイ化したMEMS素子を外部からアドレッシング駆動するため準備した駆動制御回路について、その仕様と試作結果について述べている。

第4章は「MEMSポストプロセスの検討」であり、高電圧駆動回路チップ上にMEMSポストプロセスを行って静電駆動型のマイクロアクチュエータを集積化する手法を説明している。また、駆動回路とMEMSアクチュエータのインターフェースにおける電氣的接続の方法、MEMSプロセスのプラズマエッチングによる回路へのダメージ、MEMS構造体を基板から遊離して一部分を可動構造とするための犠牲層エッチング法について、回路とMEMSとのプ

プロセス整合性の観点から技術的課題を列举し、その解決法について実験的に検証している。

第5章は「集積化マルチレイヤーアクチュエータ」であり、本論文で提案するCMOS-MEMSの集積化手法を実施した例として、SOI基板を用いたマイクロXYステージ型のアクチュエータと駆動回路の集積化について述べている。SOI基板にはアクチュエータの構造として利用可能なシリコン層は1層のみであるが、新たに開発したレイヤー分離設計法によって、サスペンションなどの機械的要素と、静電駆動電極や配線などの電気要素をSOI層と基板側に適宜分散配置することにより、従来には見られない複雑なMEMS構造を小面積で実現する手法を提案している。この設計法により、本論文の集積化手法に汎用性と拡張性がもたらされている。

第6章は「集積化回折格子型MEMSディスプレイ」であり、本論文のCMOS-MEMS集積化方法の実施例の第2例として、画像ディスプレイ用のライトバルブをMEMS型の可変回折格子アレイとして試作した例について示している。

第7章は「考察」であり、駆動回路とアクチュエータ間の電気配線の最適化法について解説している。MEMSと接続する前の駆動用集積回路の出力端は分離して設計されており、回路の段階でその特性を検証可能であることを示している。また、回路とMEMS素子の配置の方法として、基板面内の上下に積層する方法と平面内で敷き詰める方法を比較検討し、少品種大量生産、あるいは、多品種少量生産との整合性について述べている。

第8章は「結論」であり、本論文で示した成果を総括している。

以上これを要するに、本論文は、電子回路が有する高度な処理能力と、機械的特性に優れた単結晶シリコン型マイクロアクチュエータを融合した超小型電気機械集積システムを構築するための汎用の設計製作技術として、CMOS駆動回路基板上にMEMS機械構造を追加加工する新たな方法を考案するとともに、実際に同技術を用いて集積システムを製作し、集積回路とMEMS素子の間の製造上の整合性と、性能に与える影響を実験的に検証したものであり、電気工学に貢献するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。