

論文の内容の要旨

論文題目 論理 LSI における放射線起因ソフトウェアの
測定手法に関する研究

氏名 柳川 善光

論理 LSI の信頼性を左右する現象に、放射線起因のソフトウェアがある。放射線起因のソフトウェアは論理 LSI の誤動作を招く可能性があるため、厳しい放射線環境下で使用される宇宙用計算機の開発において従来から問題視されてきた。さらに近年は、論理 LSI の急速な高性能化や低電圧化によって、比較のおだやかな放射線環境である地上においてもソフトウェアが無視できない状況となりつつあり、今後は宇宙や地上を問わず、論理 LSI にソフトウェア対策を導入する必要性が増すと考えられる。しかし、放射線起因のソフトウェアには複数の発生要因が存在し、それぞれ必要な対策が異なる上に、対策の実装コストも無視できない。従って、あらかじめ対象の論理 LSI において「ソフトウェアが発生しやすい場所の同定」と「ソフトウェアの発生要因の特定」を行うことが、効率よく論理 LSI の放射線耐性を高めるために重要であると考えられる。本論文は、まず、オンチップの自己トリガ型パルス幅測定回路を開発し、放射線が論理素子に誘起する過渡電圧パルスの幅を実測することでソフトウェアの発生要因についての知見を得、その上で、論理 LSI で発生する放射線起因ソフトウェアの発生率を記憶素子ごと・発生要因ごとに測定することができる新たな測定手法とそれに必要なスキャンフリップフロップを提案し、重イオン照射試験を通じてその有効性を実証したものである。

本論文は、全 6 章より構成される。

第 1 章は序論であり、論理 LSI における放射線起因のソフトウェアが我々の社会に与える影響について、過去の実例を挙げながら、その対策が必要不可欠になりつつあることを論じたうえで、本論文の目的と構成について述べている。

第 2 章では、ソフトウェアを引き起こす放射線について、その起源から半導体との物理的相互作用にいたるまで、本研究の基礎となる部分について説明を加えている。また、こうした物理的相互作用の結果、いくつかの過程を経てソフトウェアが発生するメカニズムについて述べている。具体的には、まず論理 LSI を記憶素子(フリップフロップなどのいわ

ゆる順序回路)と論理素子(NOR などのいわゆる組み合わせ論理素子)の 2 つの構成要素に分け、それぞれに放射線が当たった場合の回路の振る舞いを示し、ソフトウェアに至るまでの過程について論じている。さらにこれらの「記憶素子由来のソフトウェア」と、「論理素子由来のソフトウェア」を防ぐには、それぞれ異なる対策が必要であることを示し、それぞれのソフトウェアに対する一般的な対策手法について、関連する研究を交えつつ紹介している。

第 3 章においては、オンチップパルス幅測定回路を開発し、放射線照射により論理素子で発生する過渡電圧変動：シングルイベント・トランジェント(Single Event Transient, SET)のパルス幅を測定した実験について述べている。まず、パルス幅測定が重要な点として、論理素子由来のソフトウェアの発生率を見積もれるようになる点と、SET 対策用パルス除去フィルタの設計指針を決定できるようになるという点を挙げている。しかしその一方で、SET は一般的に非常に短く数 100 ピコ秒から数ナノ秒程度の幅を持つとされ、またランダムに発生するために、測定が容易でないということを述べている。以上を受け、自己トリガ機構を持つオンチップのパルス幅測定回路を開発し、ランダムに発生するパルスを可能な限り取りこぼし無く捉え、それらの幅をチップ上で測定することを可能にしたということを述べている。

続いて、宇宙環境を模擬した重イオン照射下において、0.2 μm 完全空乏型 SOI プロセスで作製した NOT 論理素子と NOR 論理素子で発生する SET のパルス幅を測定した実験とその結果が示されている。照射する重イオンにはニッケルイオンまたはクリプトンイオンを用い、宇宙環境下での使用を想定してそれらの線エネルギー付与を 40 MeV $\cdot\text{cm}^2/\mu\text{m}$ に設定した。これは、イオンがシリコン中に 0.4 pC/ μm の電荷を生成することを意味する。実験の結果、線エネルギー付与が一定であるにもかかわらず、複数の幅を持つ SET パルスが観測された。この結果に関しては、放射線が論理素子のトランジスタのどこに入射したかによってパルス幅が変化するという、既存研究及びシミュレーションの結果から説明が試みられている。NOT 論理素子で発生するパルス幅はピークが 0.5 ナノ秒でおよそ 0.9 ナノ秒まで広がる分布を示し、NOR 論理素子で発生するパルス幅は 0.7~0.8 ナノ秒付近にピークを持ち、およそ 1.2 ナノ秒まで広がる分布を示したことが述べられている。

さらに、本実験で得られたパルス幅測定結果の活用例として、SET 対策を設計する上で次のような検討が可能であることが提示されている。例えば今回測定されたパルス幅分布によれば、NOT 論理素子の場合、フィルタの時定数を 0.9 ナノ秒にすれば、発生する SET を全て除去できることが判断できる。また、0.7 ナノ秒以下の幅をもつパルスが全体の 90% 以上を占めていることから、フィルタの時定数を 0.7 ナノ秒に減らしても 90% 以上のパルス除去効果が期待できると判断できる。このように、パルス幅の分布を知ることによって、除去するパルスの幅と実装コストを考慮しつつ最適な対策を検討することが可能となると述べられている。

第4章は、テスト容易化設計の一種であるスキャンフリップフロップを元に考案した、ソフトエラー取得機能つきスキャンフリップフロップの原理と、それを活用して論理 LSI のソフトエラー発生率を詳細に測定する手法について述べたものである。一般的なスキャンフリップフロップは、論理 LSI の製造後のデバッグ用に広く一般的に実装されている機構である。このスキャンフリップフロップに対し、ソフトエラーの発生を検知し、外部に読み出すまで保持する機能を追加することで、従来は困難であった、論理 LSI の各記憶素子で発生するソフトエラーを外部から詳細に把握することを可能にしたことが述べられている。さらに、提案スキャンフリップフロップには、記憶素子由来のソフトエラーのみを取得するモード(SEU 試験モード)と記憶素子由来と論理素子由来の両方のソフトエラーを取得するモード(SET 試験モード)を持たせた。それぞれのモードで測定したソフトエラー発生率の差を求めることで、記憶素子由来と論理素子由来のソフトエラーの発生率を区別して記憶素子ごとに得ることが可能である。その結果、提案手法により、論理 LSI で発生する放射線起因ソフトエラーの発生率を記憶素子ごと・発生要因ごとに測定できるようになることが示されている。

第5章では、提案スキャンフリップフロップを実装したテストチップを使った重イオン照射実験と、実装コストの検討について述べ、これら二つの結果に基づいて提案スキャンフリップフロップの有効性を論じている。実験では、複数の提案スキャンフリップフロップを配置し、各スキャンフリップフロップのデータ入力端子に複数の論理素子(NOT 又は NOR)を接続したテストチップを作製して使用した。テストチップに重イオンを照射して試験を行った結果、SEU 試験モードでは、どのスキャンフリップフロップでも一定数のソフトエラーが、SET 試験モードでは、接続された論理素子の段数に比例した数のソフトエラーが観測された。また、第3章で得られた NOT 論理素子及び NOR 論理素子の SET パルス幅測定結果から予想されるソフトエラー発生率とも矛盾しない結果が得られた。以上より、提案スキャンフリップフロップが設計どおりの機能を有することが実証されたことを述べている。

続いて、提案するスキャンフリップフロップの実装コストについて、0.2 μ m 完全空乏型 SOI プロセスのスタンダードセルライブラリに基づいた見積もりの結果が示されている。提案スキャンフリップフロップは、ソフトエラー測定機能を持たない通常のスキャンフリップフロップに比べ、面積で 29%、遅延で 5%、消費電力で 21%程度のコスト増で実装できることを示し、これにより、現実的なコスト負担で、論理 LSI のソフトエラーの発生率の詳細な測定が可能になると結論付けている。

第6章は結論であり、本研究で提案した手法とそれを用いた実験によって得られた成果についてまとめている。

以上のように本研究では、論理 LSI の信頼性に深く関与する放射線起因のソフトエラーに着目し、その詳細な測定手法を提案した。開発したオンチップのパルス幅測定回路によって、まず放射線照射により論理素子で発生する過渡電圧変動、すなわちシングルイベント・トランジェントのパルス幅を測定し、ソフトエラーの発生要因についての理解を図った。次に、ソフトエラー取得スキャンフリップフロップを開発した上で、論理 LSI で発生する放射線起因ソフトエラーの発生率を記憶素子ごと・発生要因ごとに測定可能な放射線照射試験手法を提案した。また、重イオン照射試験と実装コスト見積もりによって提案手法の有効性を示した。本研究の成果は、論理 LSI への放射線起因ソフトエラー対策の効率的な実装を可能にするものである。