

審査の結果の要旨

氏名 長藤 圭介

本研究はシュタルクアトムチップの設計および製作に関する研究をまとめたものである。

第1章では、レーザ冷却原子を電極チップ上でマニピュレーションするアトムチップの背景を、第2章では、シュタルクアトムチップの基本理論を中心に述べると共にシュタルクアトムチップの有用性と必要性を述べた。レーザ冷却された原子は、自由空間中で原子そのものを冷却し、長時間のコヒーレント状態を実現できるため、量子情報処理の量子素子として期待されている。ただし、個々の原子を位置制御するには、微細電極上でマニピュレーションすることが必要とされるので、アトムチップと称された微小空間を作成したツールが研究開発されている。従来のアトムチップは、イオンと電場とのクーロン力を制御ツールとしたイオントラップと、スピンをもつ原子と磁場とのゼーマンシフトを制御ツールとした磁場アトムチップの2種類である。ところが、いずれのアトムチップも原子と場の相互作用が場の強さの1次に比例して大きいため外乱に弱いだけでなく、将来、単一原子のマニピュレーションを微細な電極を作って制御しようとする際、電極熱表面の熱ノイズが原子に及ぼす影響が大きく、コヒーレント時間が短くなり集積化の面で問題があった。それに対して、シュタルクトラップは、スピンをもたない中性原子に対して、電気双極子モーメントと電場とのシュタルクシフトを制御ツールとしたもので、相互作用は場の強さの2次に比例するため外乱に原理的に強い。また電場で制御するので、電流が小さく、熱ノイズも小さい。よって将来、原子の波動関数が重なり合うサブミクロンの位置制御を行う際には、イオントラップや磁場トラップに対して有利である。

シュタルクアトムチップの基本構造は、ある平面内に存在する4つの対称電極である。この4電極に+、-、GND、GNDの電圧を印加するとシュタルクポテンシャルの分布は、4対称電極の中心にした鞍形の形状になる。この電圧をある周波数で切り換えることで、電極中心に動的に原子をトラップできる。本研究ではこの原理確認を行うための「シュタルクトラップアトムチップ」と、トラップ位置をアレイ配置した「シュタルクラティスアトムチップ」の実験手順から要求機能抽出からはじめて構造を設計し、実際に製作した。また、加工誤差に対するトラップ効率を試算し、量子情報処理に向けたサブミクロンサイズの電極を作製した。

第3章では、シュタルクアトムチップ上でトラップすることを実証するためのアトム

チップの設計・製作について述べた。シュタルクトラップアトムチップの実験手順は下記のとおりである。(1)アトムチップの面をミラーとして用い、レーザー冷却・捕獲する(Mirror Magneto-Optical Trap; Mirror-MOT), (2)冷却された原子雲をチップの上面および裏面から導入したレーザーで形成される光格子でトラップし、上面からのレーザー周波数を変調することでチップ電極内に原子をロードする, (3)シュタルクトラップ, (4)光格子により再び原子を引き戻し、チップ裏面に設置したレンズによりその場で原子を観察する。これらを満たす設計解として, (1) Focused Ion Beam (FIB) により厚さ100 μm のガラス基板中心に幅50 μm の溝をつくるように十字貫通加工する, (2) 基板を斜めにしながらAgスパッタ(膜厚100nm)でミラーおよび電極を作製する, (3) FIBでエッチングして4電極間を絶縁する, (4) 広範囲(□0.5 mmの外側)の電極絶縁は、紫外線レーザー加工を用いてAg薄膜をアブレーションする。最後に反射防止コーティングされたガラス基板に貼り付け、さらに真空ポートに超真空対応エポキシを用いて貼り付け、電極から配線を取り出す。このアトムチップを用いて香取研究室において実際に実験を行った。この実験から、理論温度7 μK のSr原子の最大トラップ数(印加電圧: $\pm 200\text{ V}$, 駆動周波数: 6.4 kHz)は約100, ライフタイムは約80 msであることが分かった。

第4章では、トラップサイトを1次元にアレイ配置するシュタルクラティスアトムチップの設計・製作を行った。隣同士の電極は、間の電極を兼ねて、互い違いに電圧をかける。このチップでは、Sr原子にスピンを持たせ、磁場によってアトムを輸送する。また、サファイヤ基板やSilicon-on-Insulator (SOI)基板を用いてMEMSプロセスでチップを作成する。さらに原子を観察するため、光ファイバをマイクロマニピュレータによってアトムチップに掘った深いガイド溝内に取り付けた。次に、シュタルク電極の加工誤差がトラップ効率にどう影響するのかを試算した。その結果、電極間隔の設計値に対して5%ずれるとトラップ効率が約半分になり、10%遠ざかる方向にずれるとほとんどトラップできなくなる結果が得られた。また、加工の欠陥を評価するために、電極間隔10 μm に対して角のRが2.5 μm になるまで効率が下がらないことが分かった。さらにラティス電極によるトラップでは、相対する電極間の幅10 μm に対し、それと直角のアレイ方向、つまり原子を順送りさせたい方向の電極間の幅を変化させたところ、トラップ効率はわずかに非対称の10.5 μm 付近で最大値をとることがわかった。このように各パラメータをふって計算することで、最適形状を設計できた。

第5章では、シュタルクラティスアトムチップ微細電極の試作結果を述べる。たとえばピッチ450 nmと非常に細くしたラティスをD-RIEで基本構造を作製した後、1気圧 O_2 下1000 $^{\circ}\text{C}$, 30 minで酸化、BHFにより酸化膜エッチングを行った。SEM観察により側面の面粗さは約45 nmから10 nm以下に平坦化できた。なお、このラティスチップは設計通りに磁場によるアトム駆動が実現せず、論文提出の時点では動かなかった。

第6章では、本研究の結論を述べた。シュタルクアトムチップのトラップ実証電極の設計および製作を行い、実際にトラップできることがわかった。次の段階として、シュタルクラティスアトムチップの設計・製作を行い、シミュレーションで形状の最適化を行った。

本論文は工学的に非常に有用であり，よって本論文は博士（工学）の学位請求論文として合格と認められる。