

審査の結果の要旨

氏名 李 宥憲

本論文は“A Study on Monolithic Integration of Electroplated MEMS Actuators with CMOS Digital Control Circuits”（邦訳：金属メッキMEMSアクチュエータとCMOSデジタル制御回路のモノリシック集積化に関する研究）と題し、マルチユーザー・マルチチップ型のLSIファウンドリを用いて製作した集積回路の上に、後から半導体マイクロマシニング技術を用いてMEMS (Micro Electro Mechanical Systems) アクチュエータを形成して両者をモノリシック集積化する技術について、その集積法の目的、集積化の方法、製作技術、評価技術、集積回路技術との整合性、および、具体的な応用についてまとめたものであり、英文による全9章で構成されている。

第1章は“General Introduction”（序論）であり、本研究の背景技術について述べている。従来のCMOS-MEMS集積化技術においては、応用デバイス毎に設計法、製作法を個別に開発していた問題点を指摘し、標準化CMOS-MEMS集積技術の実現のためには、回路・電気構造の連成解析手法、MEMS構造と整合性のよい回路設計アーキテクチャ、および、CMOSデバイスとの整合性のよいMEMSポストプロセスの3点が必要であることを述べるとともに、本論文の目的と研究の意義、論文の構成について説明している。

第2章は“Modeling a quadratic oscillation system over pull-in range”（静電プルイン領域を超えた二次共振系に関するモデル）である。ここでは、CMOS回路とモノリシック集積化したMEMSデバイスには、変位・電圧の静電駆動特性の非線形性領域（プルイン領域）を利用したものが多く開発されているのに対し、従来の集積回路設計CADに基づいた静電MEMSアクチュエータの解析手法では変位・駆動電圧の非線形性を取り扱えないという問題点を指摘するとともに、これを解決する手法として、従来の制御システム解析ソフトに新考案の条件判断ブロックを挿入する方法を提案し、静電アクチュエータの大振幅非線形特性を解析可能にした成果が述べられている。

第3章は“Displacement sensing method and a digital sensor”（変位検出の方法とそのデジタル検出）であり、集積化MEMSに必要な微細構造の機械的変位をチップ内で計測する一般的な手法を比較し、CMOSデジタル制御回

路に整合性のよい手法として、MEMSの機械的接触を電氣的に検出する方法を考案するとともに、具体的な予備実験の結果を述べている。

第4章は“Design and Fabrication of a micromachined torsion plate”（マイクロマシニングによる傾斜平板構造の設計と製作）であり、CMOS回路上への後工程として整合性の良い電気メッキ法を用いて、MEMS構造の犠牲層と構造層を作り分ける手法について、具体的な問題点を交えて論じている。

第5章は“Improved design and fabrication of a torsion plate”（傾斜平板構造の設計と製作に関する改善）であり、前章のプロセスの問題点を改善し、低電圧CMOS駆動に適した構造設計を実現するための手法について論じている。

第6章は“Fabrication for monolithic integration”（モノリシック集積化手法）であり、実際にCMOSファウンダリ・サービスを用いて試作した1.2ミクロン設計ルールを集積回路上に第6章で説明した金属メッキ法を用いてMEMS可動構造を集積化する手法について論じており、他の集積化MEMSプロセスとの客観的比較検討結果についても報告している。

第7章は“An example of a CMOS-MEMS integrated system”（CMOS-MEMS集積化手法の例）であり、前章までに研究開発した集積化手法を実際に用いて、MEMS静電駆動型の振動子を形成し、それを電圧制御発振子として用いる手法に関して述べている。

第8章は“Another example of a CMOS-MEMS integrated system”（CMOS-MEMS集積化手法の例2）であり、本論文で述べた連成解析手法、回路設計アーキテクチャ、および、MEMSポストプロセス手法を用いてCMOS回路上のMEMS振動子を集積化し、それによって構成した位相ループロック型の発振回路の評価結果について論じている

第9章は“Conclusion”（結論）であり、本論文で示した成果を総括している。

以上これを要するに、本論文は、集積化CMOS-MEMS技術の適用範囲拡大を目的として、電気-機械集積構造を連成解析する手法、デジタル集積回路との整合性のよいMEMS設計手法、および、CMOS製造プロセスとの整合性のよいMEMSポストプロセスの3点について、それぞれ標準化が可能な手法を新たに考案するとともに、実際に同技術を用いてCMOS-MEMS型の集積化システムを製作し、回路とMEMS素子の間の製造上の整合性と、性能に与える影響を実験的に検証したものであり、電気工学に貢献するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。