

論文の内容の要旨

論文題目

Mobility in SOI MOSFETs under Strain and Quantum Confinement

(SOI MOSFET の移動度に歪みと量子効果を与える影響)

氏名 清水 健

FET の微細化による CMOS 回路の性能向上はここ 40 年近く留まることを知らず、コンピューティング能力は飛躍的に向上した。ところが性能向上の根幹をなしてきた微細化は、顕著な短チャネル効果や閾値電圧ばらつきなどにより限界が見え始めており、既に微細化のスピードは確実に鈍化している。現在量産に用いられているバルク型 FET において、強い短チャネル効果抑制を持たせようとした場合、チャネル中の不純物濃度を増加させる必要がある。他方で、閾値ばらつきに対処するためにはチャネル不純物濃度を減少させなければならない。現在大きな技術的な課題となっている短チャネル効果と閾値電圧ばらつきは、バルク型 FET を用いて解決することは非常に困難となっている。

こうした背景を踏まえ、近年の研究開発は主に二つの方向に向かっている。一つは短チャネル効果に対して構造的に強い抑制力を持つ構造の研究開発、そしてもう一つは微細化に頼らずに移動度を向上させることで性能向上を目指す研究開発である。短チャネル効果に対して強い抑制力を持つ構造の代表例としては完全空乏型 (Fully-Depleted: FD) SOI FET や FinFET などを挙げることが出来る。これらの構造においては物理的にゲートの支配力を高めることで短チャネル効果を抑制しているため、チャネル不純物濃度を下げることが出来る。他方で移動度向上技術に関しては、歪みシリコン技術や Si(110)面などの高移動度材料を代表例として挙げることが出来る。移動度は FET の電流、ひいては回路遅延に直結する重要なパラメータであり、移動度を向上させることで微細化と関係なく性能を向上させることが出来る。移動度の向上は微細化に頼らない性能向上方法として注目を集め、歪みなどの一部の技術は既に量産レベルで実用化されており、最先端 FET においては必要不可欠な技術となっている。

一般に FD SOI FET を用いて短チャネル効果を抑制するためには、SOI 膜厚をゲート長の 0.25 倍程度にしなければならない。従って、FD SOI FET や FinFET を用いてゲート長が 20nm を切るような最先端 FET を作製する場合、シリコンの厚さは 5nm 以下となり閾値上昇や移動度の変調といった強い量子閉じ込め効果を発現する。他方で、歪みによる性能向上も必要不可欠であり、最先端 FET においては量子効果と歪みという二つの影響を考慮して FET の設計・開発を行わなければならない。

そこで本研究は、歪みと量子効果が SOI FET の移動度を与える影響を物理的に明らかとすることを目的とする。特に高正孔移動度材料として有望かつ量子効果に対して特異性を有するシリコン(110)面に

着目し、歪みによる移動度向上策及び高性能デバイスの実現に向けた設計指針を与えることを目指す。

Si (110)面 pFET における移動度の方向依存性を明らかとした。SOI 膜厚が 5nm 以下と言う極薄 SOI 構造においても<110>方向と<100>方向の移動度を公平に比較できるような構造(Fig. 1)を提案、試作し、移動度を評価した。その結果、反転層実効電荷密度が大きいほど、または SOI 膜厚が薄くなるほど、Si(110)面<100>方向に対するアドバンテージが大きくなることが実証された(Fig. 2 (a))。物理的には、Si(110)面<110>方向においてのみ、反転層量子閉じ込めや極薄 SOI による量子閉じ込め効果によって伝導方向の平均有効質量が軽くなるためである。なお、平均有効質量の軽さは FET のドレイン電流向上に直接的に寄与する。また、平均有効質量の減少効果は量子効果の影響が強いほど、換言すれば反転層電荷密度が高いほど、または SOI 膜厚が薄いほど顕著となってくることが数値計算により確認された。従って、Si(110)面<110>方向は量子閉じ込め効果がより顕著となる最先端 FET において大きなアドバンテージを持つこととなる。なお、本傾向は量産で用いられている Si(100)面においては見られない、Si(110)面に特有の現象である。

Si(110)面 pFET における歪みの効果を実験的に検討し、強い量子閉じ込め条件下でも移動度を向上させることが可能であることを実証した。移動度を向上させる歪みの方向は SOI による量子閉じ込めの有無にかかわらずバルクと同様である。同時に、SOI 膜厚が薄くなるほど、また反転層実効電荷密度が高いほど歪みによる移動度変調効果が弱まってしまうことも明らかとなった。これは歪みによって変調される物理量の一つである伝導方向有効質量が、反転層量子閉じ込めや SOI による量子閉じ込めによって無歪み条件下でも変調されているためである。また、強い量子閉じ込め条件下でも、バルクと同様に<111>方向への歪みの効果は<110>方向よりも高いことを実証した。この傾向は大きな歪み条件下においても維持されることが数値計算から明らかとなり、<111>方向は歪みと組み合わせた場合に有望な方向であることが明らかとなった。

Si(110)面 nFET における移動度の方向依存性を明らかとした。前述の Fig. 1 に示す構造を用いて移動度を評価した結果、極薄 SOI 構造においては<110>方向における移動度が<100>方向の移動度を上回ることを実験的に明らかとした(Fig. 2 (b))。なお通常のバルク構造においては、常に<100>方向の移動度は<110>方向の移動度に対して高い。従って、Si(110)面バルク基板を用いて CMOS 回路を作成する場合には pFET と nFET で最適な方向が異なるが、極薄 SOI 構造を用いると最適な方向はどちらも<110>方向となり、回路応用上非常に重要である。物理的には、SOI が薄くなるにつれ閉じ込め方向の有効質量が重くなる点が影響していると考えられる。

Si(110)面 nFET における歪みの効果を実験的に検討し、移動度を歪みによって向上させることが可能であることを実証した。移動度を向上させる歪みの方向は、SOI による閉じ込めの有無にかかわらずバルクと同様である。また、SOI 膜厚が薄くなるほど、歪みによる移動度の向上率がバルクの場合に比べて減少していくことも明らかとなった。これは、もともと歪みによって伝導方向の有効質量の変化が起きにくいことに加え、SOI による量子閉じ込めによってサブバンド間のエネルギー差が広がってしまい、歪みによるサブバンド間エネルギー変調効果が相対的に弱まってしまうためである。

以上、本研究では Si(110)面を中心として量子効果と歪みが移動度に与える影響を実験・計算の両面から検討した結果、量子効果と歪みは互いに共存可能であることを明らかとした。強い量子閉じ込め効果の元でも歪みによって電流駆動力の向上が実証されたことは、FD SOI FET や FinFET などを実現する上で重要な基礎データとなる。

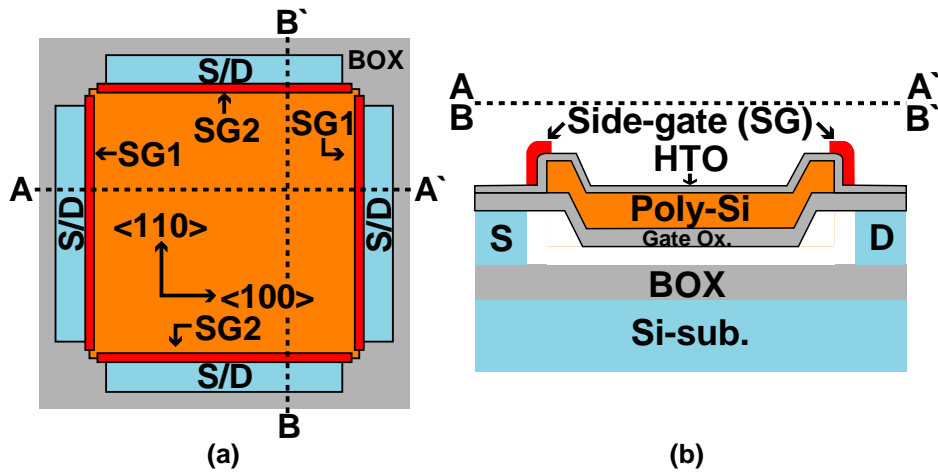


Fig. 1 提案する共通チャネル構造の模式図。(a)上面図 (b) 断面図。<110>方向と<100>方向でチャネルを共有しており、両方向でSOI膜厚が完全に等しく、SOI膜厚の揺らぎを考慮することなく移動度の方向依存性を議論することが出来る。

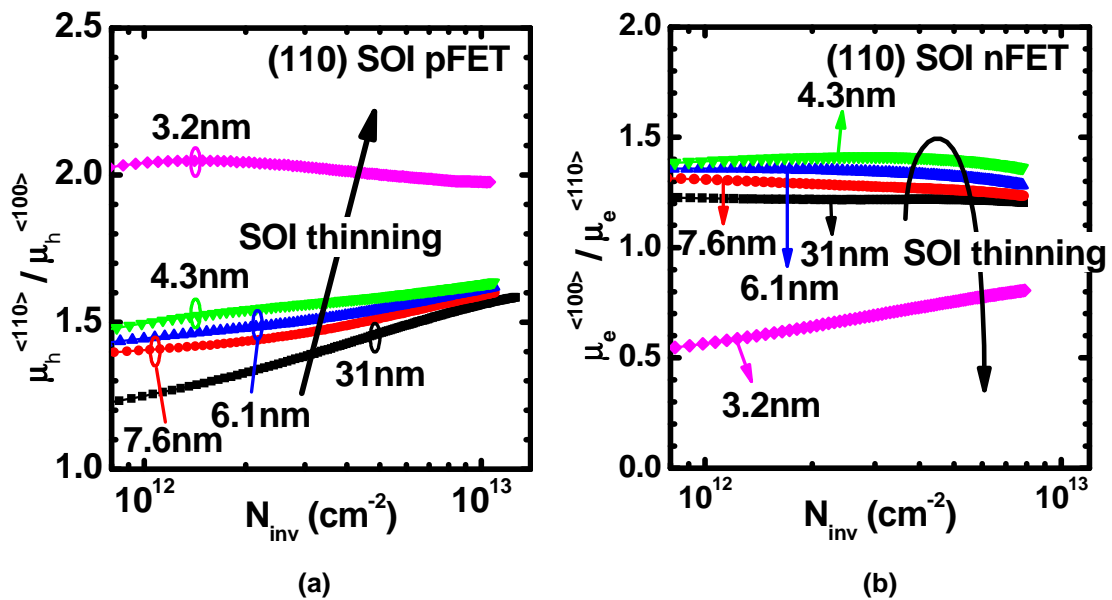


Fig. 2 共通チャネル構造を用いて抽出したSi(110)面FET移動度の比。(a) 正孔移動度 (b) 電子移動度。SOIの膜厚や反転層実効電荷密度が変化すると、移動度比の挙動が変わっていることがわかる。