

審査の結果の要旨

氏名 荻野 宏三

近年、半導体LSIの光露光技術では、要求されるパタン寸法が露光波長を大幅に下回るようになり、解像性能向上のための様々な超解像技術の導入されている。その結果マスクデータ規模の爆発的な増加を引き起こし、フォトマスク製造価格の急激な高騰という深刻な問題を生じている。この様な課題の解決ため、電子線露光を多層配線層の直接描画に適用するマスクレス露光技術への期待が高まっている。ただし、電子線露光によるウエハ直接描画において描画高精度を確保するためには近接効果補正が必須であり、これまでに多くの補正技術が研究されてきたが、多層配線構造上への直接描画における近接効果補正是その現象の複雑さから極めて困難な課題とされて来た。そこで本論文では、多層配線構造上への直接描画にも適用可能な高速・高精度な近接効果補正技術を確立し、その有効性を検証することを目的に掲げている。

第1章では、多層配線構造上における電子線近接効果補正を困難としている要因について論じており、まず通常の近接効果補正の適用では、タンゲステン(W)や銅(Cu)などの重金属を含む多層配線構造に起因した近接効果(これを層間近接効果と呼ぶ)が、レジストのパタン形成に大きな影響を及ぼす事を指摘している。層間近接効果は、配線層内の重金属の密度、重金属膜の厚さ、レジストから重金属の膜までの距離に依存し、加えてこれらはチップ上で局所的に変化するという極めて複雑な要因に支配されている。本論文では、この層間近接効果をモデル化し、これを用いた近接効果補正技術を提案し、その補正効果を検証している。

第2章では、多層配線構造に起因する近接効果を大規模なデータに対しても高速に計算できる3次元近接効果モデルSEEF(Simplified Electron Energy Flux)を提案している。SEEFモデルでは層間近接効果について、電子エネルギー流の透過、反射、吸収、および横方向の広がりを組み合わせることで電子の後方散乱強度分布を表現し、レジストへの蓄積エネルギーを計算する。このモデルでは従来は表現できなかった遮蔽効果のような多層構造に特有の現象も表現できる。そして、このモデルを活用して蓄積エネルギー(=露光量)の高速計算を実現するため、露光実験結果も取り入れた計算パラメータ抽出法提案している。

第3章では、SEEFモデルを用いた近接効果補正法を開発し、実際の電子線露光に適用してその効果を検証している。まず、SEEFモデルにおける電子エネルギー流の写像を高速に計算する面積密度マップ法とその深さ方向への拡張法を考案・提案している。そしてこれをWプラグが3次元的に配置された配線構造上でのパタン描画実験に実際に適用し、高精度な近接効果補正ができるここと、Wプラグの遮蔽効果も考慮した補正が可能なことを検証している。

第4章では、SEEFモデル方式の適用性確認を行っている。まず処理速度については、SEEFモデルとMCS(Monte Carlo Simulation)によるレジスト形状予測シミュレーションの性能を比較し、同等の精度でMCSの1万倍以上の高速性を確認している。またモデルの適用範囲として、実際のLSI製造で見つかった狭スペースのショート欠陥を例に、SEEFモデルは多層配線構造におけるホットスポットの予測・抽出に適用できることも検証した。さらに、下層に存在するWプラグの寸法ばらつきやCMP(Chemical Mechanical Polishing)平坦化の不均一性に起因する膜厚ばらつきといった多層構造に特有のプロセスばらつきをSEEFモデルで表現できることも示している。

第5章では、本補正法の実際のLSI製造への適用について、PCクラスタによる分散処理システムを使った補正処理方法と並列効果を検証している。露光量補正に必要な繰り返し回数の評価、補正処理時間とプロセッサ数、分割サイズの最適化を行い、大規模な製品データに対して実用的な時間で多層配線構造上の近接効果補正が効果的に行えることを検証している。

最後に、第6章においては多層構造上の電子線露光における近接効果補正のためのSEEFモデルとその適用による補正効果の実験検証の全体について総括し、本研究の結論を述べている。

本論文は、半導体LSIパタンの電子線直接描画において、多層配線構造を考慮した近接効果補正法としてSEEFモデルを考案し、これを適用して高速・高精度な近接効果補正技術、およびその検証技術を確立した。これにより、従来極めて難しいとされてきた多層配線構造上への電子線直接描画においても高精度パタン形成を可能としたことは、微細化を続ける半導体LSI製造技術の進歩に大きく貢献するものである。

よって本論文は、博士（工学）の学位請求論文として合格と認められる。