

## 論文の内容の要旨

論文題目 Design of thin-film materials and their processing for highly reliable, high-performance ULSI Cu interconnect systems

(高性能高信頼性 ULSI-Cu 配線システム構築を目指した材料・薄膜形成技術の設計)

氏 名 清水 秀治

集積回路 (ULSI) を初めとするデバイスシステムは、マイクロスケールからナノスケールへの微細化により性能を向上させてきた。しかしながら、原子サイズに近づくにつれて、従来材料は限界を迎え、微細化と高性能化の両立、三次元集積化、ゆらぎ制御、量子効果による多値化などを実現するには、新規マテリアルの採用とその製造プロセスの確立が必須となる。基礎科学分野からは日々新しい機能を有したマテリアルが創出され、マテリアルの選択肢は広がり続けている。このような中、効率的なマテリアルおよび製造プロセスの設計指針確立は、新デバイス開発にかかる物質資源有効利用、開発投資収益性向上、人材の適切配置および安全衛生の予防的確保のためにも不可欠である。

ULSI の多層配線製造においても、配線幅 22nm のデバイス開発・設計から、さらに 16nm のデバイス研究の段階にあり、同様の問題に直面している。ULSI の微細化は、トランジスタの高集積化、高速化等の恩恵と同時に、配線の抵抗および容量に由来する信号遅延増加という問題ももたらす。そのため、90nm 以降の多層配線には、信号遅延増加を防ぐため、層間絶縁膜に SiOCH 膜 (比誘電率:  $k=2.5$ ) による Low- $k$  膜が導入されてきた。Low- $k$  膜中は Cu が拡散しやすいため、Cu 配線上部には SiN 膜や SiCN 膜からなるキャップ層、Cu 配線側面および底面には物理気相成長法(PVD)-Ta/TaN のバリヤメタルが Cu 拡散防止を目的に用いられてきた。

しかしながら、拡散防止材料については微細化と高性能化の両立のため、新たな材料が求められている。従来キャップ層 SiN 膜や SiCN 膜は、それぞれ 7.0、4.8 と高い比誘電率を有する。配線における実効誘電率低減のため、キャップ層には Cu 拡散防止性を備えたまま低誘電率化することが求められる。また、バリヤメタルに関して、更なる微細化に際し、Cu の相対体積減少による抵抗率増大が予測されている。従来バリヤメタル PVD-Ta/TaN は、二層膜である上に、スパッタリングによる製膜であるため段差被覆性に劣る。そのため、薄膜化が困難であり抵抗増大を引き起こす。そこで、化学気相成長法(CVD)または原子層堆積法(ALD)によるバリヤメタル形成プロセスの開発が求められていた。

本研究では、「バリヤ性を備えた Low- $k$  キャップ層」ならびに「薄膜化のための密着性とバリヤ性を兼ね備えた単層バリヤメタル」の開発をテーマとした。両テーマに共通して、初めに所定の特性実現のための理想的構造・組成を固体物理や金属組織学の知見に基づいて予測した。次に、それらの構造・組成を実現のための製膜原料 (本研究では「プリカーサ」と呼ぶ) および製膜プロセスを反応速度論に基づいて設計・開発した。そして、開発した薄膜について、各種特性を確認すると同時に、製膜プロセスの解析、ナノ構造と物性との相関関係の解明をおこなった。これらの情報を、プリカーサ選定・プロセス設計にフィードバックすることで、薄膜特性・構造の制御や製膜プロセス開発の方法論確立を目的とした。以下に各テーマの概要を記す。

## 1. Low- $k$ キャップ層

初めに Low- $k$  キャップ層の材料設計にあたり、絶縁膜における Cu 拡散要因を検討した結果、低空隙率によりバリア性が確保されることが予測された。SiCN や SiN、SiCH 膜といった低空隙率材料の中でも、空隙率を増大させることなく低誘電率化が可能と考えられる SiCH 膜を Low- $k$  キャップ層の研究対象とした。とりわけ Si-CH<sub>2</sub>-Si や Si-C<sub>2</sub>H<sub>4</sub>-Si のネットワーク構造からなる高炭素組成 (C/Si 比: 3~4) の SiCH 膜を目標とした。

次に、Si-C<sub>2</sub>H<sub>4</sub>-Si などのネットワーク構造形成のためのプリカーサを設計した。プリカーサの解離エネルギーおよび重合反応の活性化エネルギーを量子化学計算によって求めることにより、図 1 の 4 つの候補プリカーサ (iBTMS, DiBDMS, SSN, DVScP) を設計した。これらを従来の原料であるテトラメチルシラン (4MS) と比較した。

これらを用いてプラズマ CVD により SiCH 膜を製膜し、iBTMS, DiBDMS は  $k=3.0$  まで、SSN, DVScP は  $k=2.7$  まで低減が可能となった。これらの SiCH 膜が高炭素組成であることを確認し(図 2)、さらには SSN や DVScP における高炭素組成が Si-C<sub>2</sub>H<sub>4</sub>-Si のネットワーク形成によるものであることを確認した。これら高炭素組成 SiCH 膜では密度低下を抑制できるため、iBTMS, DiBDMS では  $k=3.5$  まで、SSN, DVScP では  $k=3.0$  まで、バリア性を損なうことなく  $k$  値の低減に成功した。また、同一誘電率では、高炭素組成 SiCH 膜中ほどサブナノメートルサイズの空隙が少ないことを陽電子消滅分光法によって確認し、当初の材料設計通り空隙率を制御することに成功した。

以上の結果、Cu/Low- $k$  配線用キャップ層用材料として、Cu 拡散バリア性を備えた非誘電率 3.0 の SiCH 膜実現に加え、量子化学計算によるプリカーサ設計方法を確立し、バリア性確保のための材料設計指針の妥当性を実証した。

## 2. 単層バリアメタル

本研究では、Cu との密着性に優れる材料を母材とし、バリア性を付与することを検討した。それを、CVD または ALD での製膜手法を開発することで、薄膜化可能な単層バリアメタルの実現を目指した。

材料設計において、金属物性・構造の観点から密着性を検討し、母材として Co を選定した。しかしながら、Co 膜は PVD-TaN に比べてバリア性で劣る。薄膜中の原子の拡散は、拡散が生じやすい結晶粒界の分布や原子置換に要するエネルギーによって左右されると考えられる。そこで、前者の拡散要因の観点から、微量不純物を添加することでアモルファス化や結晶粒界スタッフィングによるバリア性改善を狙った。さらに、後者の拡散要因の観点から、微量不純物として高融点金属であるタングステンの添加により、原子配置の置換にエネルギーを要するようになり、バリア性を改善できると考えた。上記検討に基づき、W 添加 Co 膜[Co(W)膜]を CVD または ALD により製膜することで、単層で Cu との密着性とバリア性を兼ね備えた ULSI 配線用材料の開発を目指した。

プロセス設計では初めに、酸素含有のカルボニルプリカーサを用いた Co(W)の製膜プロセスを確立した。W 添加による Cu 拡散バリア性の向上を確認したが、プリカーサ由来の酸素による抵抗率の著しい増大が判明した。

そこで、酸素非含有のメタロセンプリカーサを用いた Co(W)製膜プロセス設計をおこなった。従来減圧下での製膜が難しかったメタロセンプリカーサに対し、NH<sub>2</sub> ラジカルが有効な還元剤となりうることを量子化学計算により見出した。熱フィラメントによる NH<sub>3</sub> の分解により NH<sub>2</sub> を発生させ、プリカーサと交互に供給することで Co および Co(W)の製膜を可能とした。メタロセンプリカーサを用いた Co(W)膜においても W 添加によってバリア性が向上し、さらに Cu 拡散係数活性化エネルギーの 1.3 eV から 1.9 eV への増大を見出した (図 3)。酸素非含有であり、25-90 μΩ-cm の抵抗率まで低減することに成功した。さらに、Co(W)膜と Cu との優れた密着性を接触角評価により確認した。酸素非含有 Co(W)膜が単層で Cu との密着性とバリア性を兼ね備えた次世代 ULSI 配線用材料となることを示した。

また、新規の酸素非含有プリカーサであるアミディネートプリカーサを用いた Co(W)膜についてもプロセス設計および材料評価をおこなった。プロセス設計において、NH<sub>3</sub> が H<sub>2</sub> に比べて有効な還元剤であることを量子化学計算により見出し、Co および Co(W)の CVD および ALD による製膜に成功した。これらの Co(W)膜についても、W 添加によるバリア性改善および拡散係数活性化エネルギー向上に成功し、40-90 μΩ-cm の低い抵抗率を確認した。

バリア性改善の要因を探るため、メタロセンプリカーサおよびアミディネートプリカーサを用いた Co(W)膜について、W 元素分布を透過電子顕微鏡により調べた。その結果、図 4 の模式図のように Co(W)の液滴縁辺部または結晶粒界部に W が集まり、表面拡散もしくは粒界拡散が抑制されることを確認した。このように、Co(W)膜において、当初想定したスタッフィング構造を形成し、それによる拡散係数活性化エネルギーの向上に成功した。

以上の結果、次世代 Cu/Low-*k* 配線用として、Cu との密着性を兼ね備えた単層バリア金属材料およびプロセス開発の成功に加えて、量子化学計算によるプロセス設計方法を確認し、密着性やバリア性発現のためのマテリアル設計・プリカーサ選定指針の妥当性を実証した。

以上のように、本研究ではバリア材料およびプロセスの開発にあたり、バリア性の要因推定およびプロセス設計における量子化学計算等各種シミュレーションの適用方法を確認し、それらを用いたプリカーサ設計・プロセス設計手法を実証した。本研究のマテリアル・プロセス設計手法は、配線システムに限らず、ナノスケール電子デバイスシステムの開発を進める上で必須となる新規のマテリアルおよび製造プロセス開発指針を与えるものである。電子デバイス開発の効率化をもたらすだけでなく、デバイス高性能化に対するマテリアル工学の新たな方法論を提示しており、マテリアル工学の発展に貢献したものと理解できる。

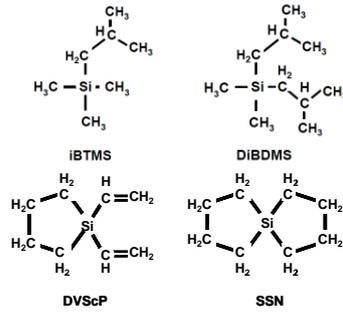


図1 SiCH 膜用プリカーサ

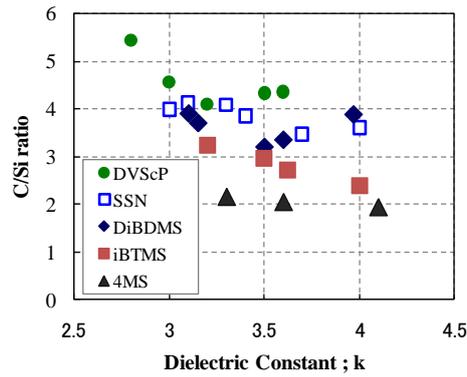


図2 SiCH 膜中の炭素量

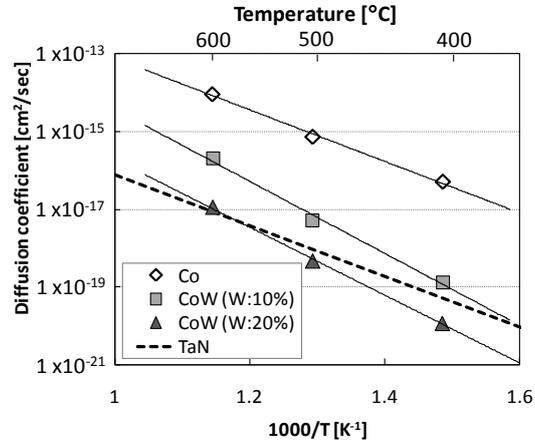


図3 メタロセンによる Co(W)膜中の Cu 拡散係数

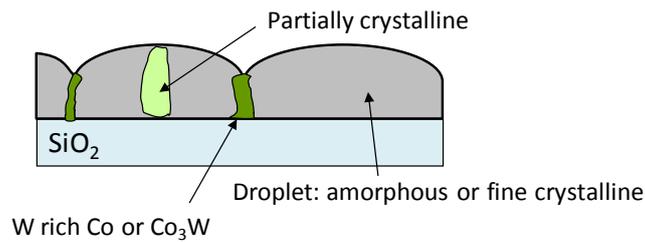


図4 Co(W)膜中のスタッフィング構造模式図