

審査の結果の要旨

氏 名 岩田 憲一

本論文は、「Energy Efficient Design of Video Coding Based on Harmonization of Hardware and Algorithm (ハードウェアとアルゴリズム協調に基づくエネルギー効率の高い映像符号化に関する研究と応用)」と題し、英文で書かれており、5章よりなる。マルチメディアの中でもデータ量の膨大な映像は、かならず圧縮して扱われる。TVなどの映像家電はもとよりスマートフォンなどの携帯機器の普及を鑑みても、その圧縮においては、圧縮効率がより高いことは言うまでもなく、さらにその処理にかかる消費電力も、より効率の高いことが求められる。本論文では、この課題に対して、アルゴリズムとハードウェアを協調させた設計による、低消費電力VLSIコーデックの実現、さらには、ハードウェアリソースを考慮した新しいイントラ符号化方式について論じたものである。

第1章は、「Introduction (序論)」であり、研究の背景、映像システムの低消費電力化のトレンドについてまとめるとともに、本論文の構成について述べている。

第2章は、「Energy Efficient Video Codec-Design (エネルギー効率の高いビデオ符号器の設計)」と題し、並列処理に基づくビデオ符号器の設計について論じている。ストリームプロセッサと複数の画像処理プロセッサを有する方式を提案し、65nmと45nmのCMOSプロセスで実現し、検証している。ストリームと画像処理を併用し、マクロブロックを2つの並列パイプラインで処理し、さらに、動的なクロック停止を導入し、動作周波数、電圧を可変とすることで、Full HD H.264の映像信号を、動作周波数162MHzで、消費電力172mW(65nm CMOS)、95mW(45nm CMOS)を実現した。さらに、この符号器は、ファームウェアを変更するだけで、H.264だけでなく、MPEG-2、MPEG-4といった複数の標準符号化方式をサポートする柔軟性も有している。

第3章は、「Energy-Efficient Memory Management for HD-Video Processing (HDビデオ処理のためのエネルギー効率の高いメモリ管理)」と題する。高精細なFull HDでは、標準ビデオ(SD)の約6倍の帯域を有しており、携帯電話での利用にはさらなる低消費電力性が求められる。処理に必要な外部メモリへのアクセスの効率改善を図る方策として、Tile-Linear Address Translation (TLAT) という、小分割タイルを線形の物理アドレスにマッピングする手法を提案し、外部SDRAMの44%の消費電力削減を実現した。本方式をもちいて、携帯電話用のFull HDのビデオ符号器のSoCを初めて実現し、166MHzで稼働するモバイルプロセッサを用い、H.264を含む複数の標準方式に対応するFull HDの符号器が342mWで稼働することを実証した。

第4章は、「Unification of Intra and Inter Frame Prediction (イントラとインターフレーム予測の統一)」と題し、ハードウェアを考慮したアルゴリズムの設計について論じている。これまでの符号器のイントラ予測とインター予測は、全く異なる処理が用いられ、異なるハードウェアが用意されてきた。前者は、画面内予測、後者は、動き補償予測であり、その計算量とリソ

ースは、後者は前者に比べて大きい。本論文では、イントラ符号化においても、インター符号化の方式を画面内適用することで、ハードウェアの統一化を図るという新しい提案を行った。アルゴリズムにおいても、画面内適用を行うために、非局在な画素補充を行う。これにより、圧縮においても、これまでのイントラ予測に対して、0.5%~5%程度の改善が行えることを示した。

第5章は、「Conclusions(結論)」であり、本論文での成果をまとめるとともに、今後の課題について言及している。

以上これを要するに、本論文では、映像の圧縮、消費電力の両者において、効率の高い圧縮をVLSIとして実現する実践的な取り組みを行い、アルゴリズムとハードウェア双方の観点から、低消費電力プロセッサ、外部メモリへのアクセスの効率化、さらには、イントラ・インター予測のハードウェアの統一による効率化について論じたものであり、その電子情報学上貢献するところが少なくない。

よって本論文は博士（情報理工学）の学位請求論文として合格と認められる。