

論文の内容の要旨

論文題目

複合製品開発の要求分析フェーズにおける段階的な設計詳細化手法に関する研究

氏 名 江口 隆夫

1. 緒言

自動車，電機製品など機械，電子回路，組込みソフトウェアから構成される複合製品は製品の急激な高機能化や品質管理の要求，組込みソフトウェアの規模増大に伴い，従来の開発手法から，モデルベース開発，再利用を中心としたプラットフォーム型開発への転換を余儀なくされている．各業界ではV字開発プロセス上で，多様な専門分野の開発者が共通に利用する製品情報モデルのあり方を模索しつつあるが，あるべき開発方法を実現する製品情報モデルに関する研究は少なく，特に製品およびシステム要求分析フェーズにおける製品情報モデルに関する研究が待望されている．このフェーズでは，プロセス最上位における製品要求を入力として，この要求を実現するシステムモデルを設計し，後工程における機械，電子回路，組込みソフトウェアの設計作業に分解するためのシステム要求を提供することが求められる．

本研究では複合製品開発の課題とその解決施策をもとに階層型の製品情報モデルを提案するとともに，製品およびシステム要求分析フェーズにおける製品情報モデルの効率的な作成方法，作成した製品情報モデルの設計妥当性検証方法について論じる．

2. 複合製品開発の課題を解決するTO BEモデル

第一に複合製品を取り巻く環境を整理し，複合製品の従来開発，モデルベース開発の問題分析を実施し，複合製品に課せられる課題を把握した．これによるとV字型開発プロセスの製品要求からシステム設計に至るシステム要件分析フェーズにおいてシステム設計を支援する手法と環境が未整備であり，製品要求をシステム要求に変換する方法，システム要求をモデル化する方法，システム要求を表現する製品情報の形態，設計検証方法とこれを支援する環境の必要性が明らかになった．

第二に複合製品開発で先行する欧州自動車業界の取り組みを整理し，これらの解決の方向性に基づき，製品開発環境のTO BEモデルのコンセプトと要件を整理した．さらに，TO BEモデルの実現する要件から既存研究を検討し，TO BEモデルにおける開発プロセス，設計情報，主要な方法論・ツールの全体像を描くとともに，その実現要件を把握した．

TO BEモデルでは，V字型開発プロセスの上流工程において，付与の製品要求から製品情報モデルを階層構造において段階的に設計でき，ソフトウェアプロダクトライン開発と連携した製品情報モデルの再利用と，モデルベースおよびシミュレーション環境と連携することが要件になる．これにより，システム設計フェーズに至る開発プロセスを効率化でき，下位の実装フェーズに繋げる開発方法と開発環境が

実現できると考えられる。

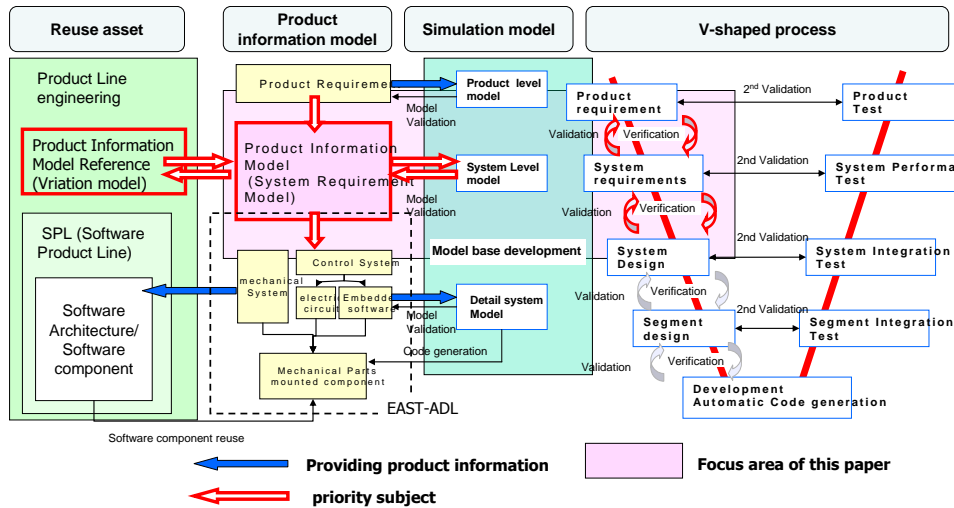


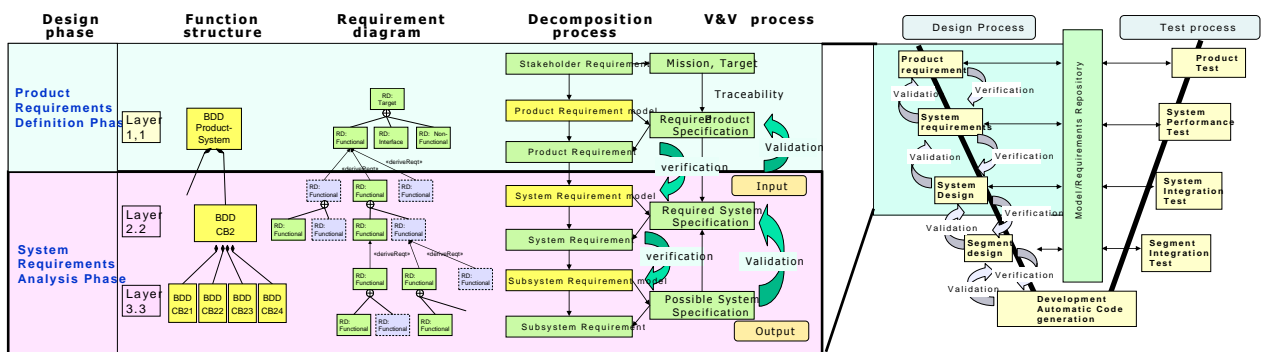
Fig. 1 製品開発環境のT0 BEモデルの全体像

2. 階層型製品情報モデルの定義

V字型開発プロセスの上流工程における製品要求の付与からシステム要求分析に至るプロセスでは、製品情報モデルは機械、電子回路、組込みソフトウェアが分解されておらず、これらをシステムとして扱うシステムモデルになる。そこで、システムモデリングの主要構成要素である要求、機能構造、振舞、制約の4つの観点で製品情報モデルのモデリングの課題を整理し、製品情報モデルの段階的設計におけるモデリングの要件を抽出した。

これによると、要求、機能構造、振舞、制約を同じ階層の定義により粒度を揃える必要があることから、本研究では機能構造の階層定義に従って、階層型の機能構造リファレンスを用意し、階層化した要求をもとに、同じ階層の粒度を揃えた振舞、制約などのモデルを作成する方法を検討する。

製品情報モデルの段階的プロセスは、上位階層から下位階層への4つのモデルを作成する18のプロセスに整理でき、①上位から下位階層への詳細化、②下位階層における詳細化、③下位階層におけるモデルの統合、④上位階層と下位階層モデルの整合性の検証の4つのプロセスに整理できる。これらのプロセスについて、入出力関係性を分析した結果、①では類推作業、②③④では反復を伴う作業が特に難易



(a) Hierarchical function structure and requirements

(b) V-shape process

Fig. 2 階層型製品情報モデルと段階的設計プロセス

度が高い設計作業であることが考えられる。

つぎに具体的に製品情報モデルの形態と段階的設計プロセスを検証するため、トップダウンのオブジェクト指向表現を利用して階層型製品情報モデルを表現した。その構成要素を要求、機能構造、振舞、制約に分類して、製品情報を表現する記述言語 SysML の Diagram, モデル要素により、階層型の製品情報モデルの形態と表現方法を提示した。製品情報モデルを再利用するプロセスを指向し、階層型の機能構造リファレンスを用意し、リファレンスから機能構造を選択する設計方式とともに機能構造リファレンスの階層設計の考え方を提示した。

3. 階層型製品情報モデルの段階的設計プロセス

定義した階層型製品情報モデルに従い、1) 段階的な製品情報モデルの詳細化プロセス, 2) 段階的な製品情報モデルの精緻化プロセスについて、各プロセスを詳細手順に整理し、実施例をもとに手法の検討を実施した。

詳細化プロセスにおいては、上位階層で要求と製品情報モデルの機能構造リファレンスから選択した機能構造を入力情報として、下位階層の機能構造、振舞、要求を詳細化(decomposition)する。この作業において難易度が高い類推プロセスでは、要求分析手法の一つである Problem Frame を適用して機能構造、要求から振舞、要求のモデル要素を類推し、これらを SysML の Diagram にモデル化するプロセスと成果物を提示した。

精緻化プロセスにおいては、複数の要求から作成されるモデル要素を統合、精緻化するプロセスの詳細手順を検討した。階層型の状態遷移分析による状態、アクションの精査、さらに振舞関係図、制約図、技術仕様図に連結するモデリング作業により、詳細化したモデルを精緻化 (Refinement)するプロセスを提示した。

この結果、上位階層から下位階層へ直接詳細化が困難な振舞、制約、仕様の要素について、階層化された要求と機能構造リファレンスを利用することで、粒度が揃ったモデルを作成することができ、精緻化プロセスでモデル要素のヌケモレを抑制できることを示した。

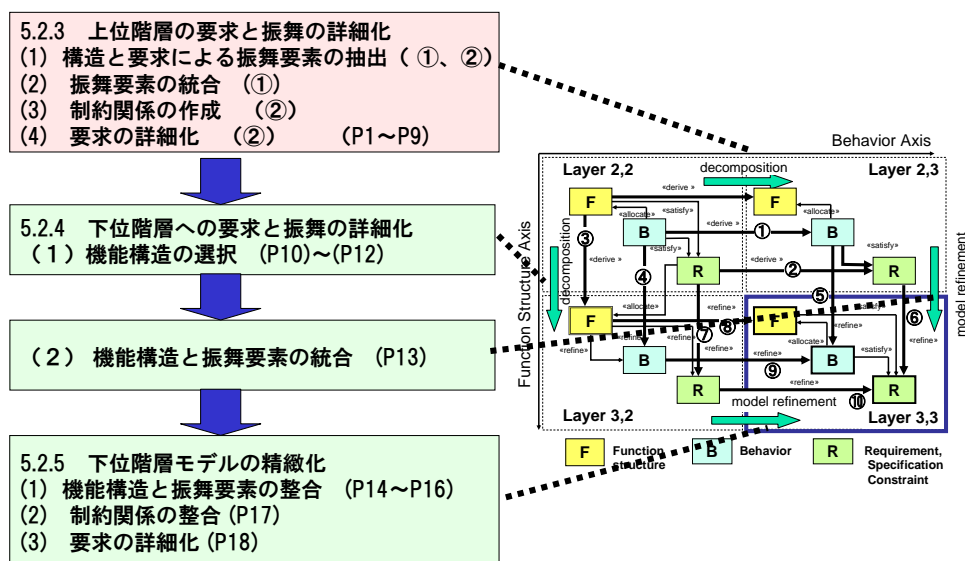


Fig. 3 製品情報モデルの詳細化・精緻化プロセス

4. 段階的な製品情報モデルによる設計妥当性検証

T0 BE モデルでは、V字型開発プロセスの上流工程において、付与の製品要求から製品情報モデルを階層構造において段階的に設計でき、各階層で下位階層モデルの成立性検証 (Verification), 上位階層に対する下位階層モデルの設計妥当性確認 (Validation) が実施できることが要件になる。そこで、既存研究で明確にされていないモデルベース開発における設計妥当性検証 (V&V: Verification and Validation) の枠組みと階層型製品情報モデルを利用したV&Vのプロセスを定義した。

加えて、2階層のモデル要素を横、縦軸に配置した4象限のDSMに、2階層の製品情報モデルとモデルを作成する設計行為を管理することにより、段階的設計の支援、段階的V&Vプロセスが、次の点で実施できることを示した。

- 上下階層を跨るモデル要素間の関係を辿るトレーサビリティ分析により、設計行為を確認でき、モデル修正の際の反復作業を支援できる。
- DSMのクラスタリング分析により、機能構造への振舞モデル要素(アクション)の割付けの妥当性検証が実施できる。
- DSMを統合したMDM (Multiple-Domain Matrices) によるモデル要素間の間接的な関係分析の抽出により、モデルには表現されていないモデル要素間の関係が把握でき、段階的設計を支援できる。

5. 本研究の成果

複合製品開発において必要性に迫られる開発効率、設計品質の向上のための抜本的な改革を実施するためのT0 BEモデルとその要となる階層型の製品情報モデルの形態を提示し、製品情報モデルの段階的設計プロセス、製品情報モデルのモデル情報と設計行為に関する情報を管理することにより、設計妥当性検証が実施できることを示した。今後、本研究を活用して、製品情報モデルの適用範囲を設計上流工程から下流工程へ拡張することや既存の開発環境、シミュレーションツールとの連携、設計情報の再利用資産との連携により、より効率的な開発への展開が期待される。

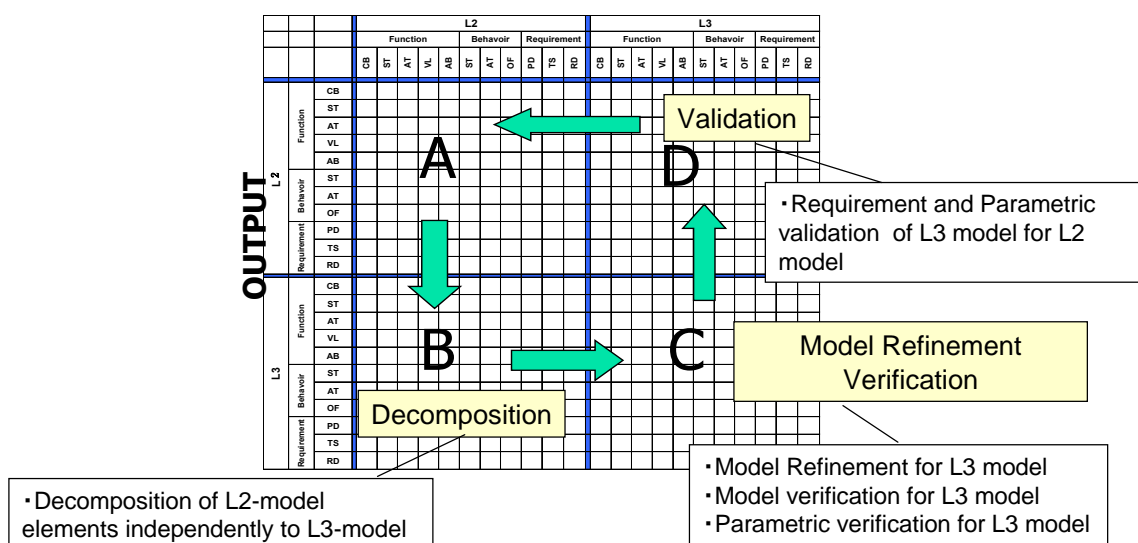


Fig. 4 DSMを利用した段階的設計プロセスと設計妥当性検証の支援