

審査の結果の要旨

氏名 張任遠

本論文は、“A Fully Parallel Analog VLSI Architecture for Implementing Learning Algorithms (和訳：学習アルゴリズム実装のための全並列アナログ VLSI アーキテクチャ)”と題し、学習機能を持った知的な VLSI システムをアナログ回路技術で実現する研究の成果を纏めたもので、全文6章よりなり英文で書かれている。

第1章は、序論であり、本研究の背景について議論するとともに、本論文の構成について述べている。

第2章は、“Fully Parallel Support Vector Machine Processor Employing Analog Circuitry”と題し、Support Vector Machine (SVM) の境界学習が、回路のダイナミクスによって瞬時に完了するアナログ VLSI チップについて述べている。ガウシアンカーネルを用いた SVM は、その高い分類性能により広く認識システムに用いられているが、そのほとんど全てはソフトウェア実装であり、実時間学習は不可能である。これまでアナログ回路による実現は2次元ベクトルに対応する原理検証のチップだけであったが、本研究で初めて64次元ベクトル対応の全並列動作チップの動作が示された。N個のサンプルの学習に全並列演算で対応するには、すべてのサンプル間の距離情報が同時に必要となるため、 N^2 個のガウシアン回路が必要となる。この研究では、ガウシアン関数回路をユークリッド距離演算部と指数関数演算部に分離し、前者は translinear 原理で実現した回路をN個並列に配置し、後者は一個の MOS トランジスタの subthreshold 特性を直接用いて実現して N^2 個配置している。回路の面積はほとんどN個の距離演算部が占めているので、全体としては極めてコンパクトである。この結果、全結合の回路が実現でき、数マイクロ秒で学習の完了することが実験的に示された。これは重要な成果である。

第3章は、“Fully Parallel K-Quasi-Center Clustering Processor Employing Analog Circuitry”と題し、前章で開発したアナログ SVM チップの構成をベースとして、K-means クラスタリング学習の実行できるチップアーキテクチャについて述べている。前章で開発した SVM チップの N^2 個のガウシアン回路を N^2 個の電流メモリアレーに置き換えることで簡単に実現した。N個の学習サンプル間のすべての距離情報がチップ上に保持できているため、適宜スイッチ操作を組み替えることで任意のサンプル間の距離の合計を電流加算で容易に求めることができる。これにより K-means の学習機能を実現した。

第4章は、“On-line Learning Strategy Based on the Fully parallel Architecture”と題し、時系列で入ってくる大量のサンプルデータのオンライン学習を実行できる回路方式について述べている。ハードウェアのリソースは有限であるため、刻々増加するサンプルデータを全てチップ上に蓄え、学習処理を行うことはできない。そこで時系列で入ってくるサンプルを即座に学習処理し、分類境界決定に重要なサンプルだけを残し、あとはすべて

新しいデータに置き換えるオンライン学習が有効である。本研究で開発した回路は、全並列アーキテクチャによる高速学習が可能であるため、これが実現できる。本章では、第2章の SVM と第3章の K-means プロセッサの両方に対しこの考えを適用し、回路シミュレーションによってその有効性を示している。また、他の研究で開発された物体追跡システムに組み込み、実時間学習によって追跡物体の形状変化を随時学習し、有効に追跡の行えることも実証した。これは実用上重要である。

第5章は、“Support Vector Domain Description”と題し、多クラス分類問題に対応できる SVM 方式について述べている。本来 SVM は、2クラス間の境界を有効に決定できる分類器であるため、基本的に多クラス分類は不得手である。本章では、各 SVM が自分のクラスとそれ以外のサンプルとの境界を効率よく決める方式の分類器を、これまで開発してきたアナログ VLSI チップのアーキテクチャを基本に実現することを提案している。そして回路シミュレーションにより、画像の分類が正しく行われることを実証した。

第6章は結論である。

以上要するに本論文は、学習アルゴリズムの実時間実行を可能にするため、全サンプル間の距離情報をチップ上に保持して全並列回路で高速に実行するアナログ VLSI アーキテクチャを開発し、その有効性を試作回路の実測と回路シミュレーションで実証した研究成果を纏めたもので、電子工学の発展に寄与するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。