

## 論文の内容の要旨

論文題目 測長 SEM を用いた微小領域プロセスばらつき計測評価法の研究  
氏 名 堀田尚二

半導体デバイスの微細化とともに微細加工技術であるリソグラフィのプロセスウインドウは減少し続けており、それに伴いプロセスパラメータの高精度計測・管理技術の重要性が増してきている。特に、22nm ノード以降の半導体デバイス構造では、 $low-k_1$  リソグラフィやダブルパターニングプロセスが必須となるが、 $low-k_1$  リソグラフィでは露光量・フォーカスの、またダブルパターニングプロセスではオーバーレイのプロセスウインドウが極めて小さくなる。これらのプロセスを管理するためには、露光量は $\pm 1.0\%$ 、フォーカスは $\pm 10\text{nm}$ 、オーバーレイは $\pm 1\text{nm}$  の厳しい計測精度が要求されるようになる。

リソグラフィの基本プロセスパラメータである露光量・フォーカスやオーバーレイのばらつきには、露光装置変動起因のばらつきと、製品パターン配置や製品ウエハの下層構造変動に起因し製品ウエハ上実デバイス近傍で発生するばらつきがある。これまで前者がばらつきの支配要因となっていたが、22nm ノード以降では後者まで含めて高精度に計測し管理する必要が生じる。まず、露光装置管理については、専用マスクと単純基板構造から成る専用ウエハを用いて、露光量・フォーカスやオーバーレイといったプロセスパラメータを高精度に計測するさまざまな技術がこれまでに開発されてきた。また既に、生産ラインでの装置管理にも適用されている。これらの技術は主に光学計測技術を利用しており、計測パターンとして通常  $50\mu\text{m}$  程度以上の大型かつ実デバイスとは大きく異なる寸法や形状を持つものが用いられる。次に、製品ウエハ上でのプロセスパラメータ計測については、誤差が大きくなるものの、これまで装置管理と同じ光学計測技術が用いられてきた。誤差が大きくなる理由には、計測パターンが大きいいため、製品チップ上実デバイスから離れたチップ周辺のダイシング領域等しか計測パターンを配置できない点や、計測パターンの寸法や形状が実デバイスと大きく異なる点、さらに複雑な下層構造に対してはその変動の影響を受けやすい点が挙げられる。従って、これらの課題を解決するには、計測パターンを小型化でき、製品ウエハ構造上でも高精度にプロセスパラメータを計測できる技術の開発が必要となる。

筆者は、電子線、特に測長 SEM (CD-SEM : Critical Dimension Scanning Electron Microscope) を用い

て露光量・フォーカスおよびオーバーレイを高精度に計測する技術を研究した。CD-SEM を用いることで、実デバイスと同等もしくは近い寸法や形状を持つ計測パターンへの設計が可能となり、パターンを小型化できる。さらに、CD-SEM はウエハ表面のパターン形状を計測するため、下層構造変動の影響を受けにくい。これらの利点を生かしながら、各プロセスパラメータを精度良く計測する技術を研究した。露光量・フォーカス計測については、リソグラフィの光学像計算に基づいたモデルを適用し、露光量とフォーカスをできる限り独立に計測できるパターンを設計することで高精度計測を可能にした。オーバーレイ計測については、パターン重心位置を用いてオーバーレイを計測するアルゴリズムを開発し、特に複雑形状パターンに対しては、パターン対称性を利用した計測アルゴリズムを適用することで高精度計測を可能にした。これらの結果、両計測ともに、装置管理における光学計測の場合とほぼ同等の計測精度が得られた。特に、オーバーレイ計測に関しては光学計測パターンを  $10\mu\text{m}$  程度に小型化した場合にはその計測精度が大きく劣化し、計測パターンの小型化には CD-SEM 計測技術が必須であることも確認した。

次に筆者は、プロセスパラメータ計測結果を用いて、プロセスパラメータばらつきの相関を解析する手法を研究した。プロセスパラメータの相関が距離に依存してどのように変化するかを知ることで、例えば実デバイスパターン上でのプロセスパラメータをモニターしたい場合の、計測パターン配置に関する指針を得ることができる。また、相関の距離依存性からばらつきの原因を推定し、ばらつき低減に役立てることもできる。さらには、ばらつきを低減するための露光装置の各種補正機能に関して、補正が必要な空間分解能に関する指針を得ることができる。相関解析手法に関しては、例えば従来のラインエッジラフネス計測では着目距離が  $10\text{nm}$  から数  $\mu\text{m}$  であり、パターンエッジ位置を数  $\mu\text{m}$  の長さにとり  $5\text{nm}$  程度の一定サンプリング間隔で計測することで、パワースペクトルや自己相関関数を用いて計測精度や相関長を求めることができる。一方、リソグラフィプロセスパラメータのばらつき評価では着目距離が数  $\mu\text{m}$  から露光ショットサイズの  $30\text{mm}$  程度であり、この広い距離範囲での相関を評価する必要がある。この距離範囲を製品ウエハ上にて効率的にサンプリングする場合、サンプリング間隔を一定に保つことは難しく、パワースペクトルや自己相関関数を用いた解析は困難になる。そこで、計測サンプリング間隔が一定でない場合にも解析可能な「高さ-高さ相関関数」を用いた解析手法を提案した。「高さ-高さ相関関数」は表面ラフネス解析等でしばしば適用され、計測精度や相関長を求めることができるが、これまでプロセスパラメータばらつき解析に適用された例はない。また、相関解析で得られるバックグラウンドノイズは、サンプルのランダムばらつきと計測再現精度を合わせた量であり、計測者が実効的に得られる計測精度と考えられる。

以上、本研究にて開発した CD-SEM を用いたプロセスパラメータ計測評価技術を、先端デバイス微細加工プロセスでのチップ内プロセスパラメータ計測に適用し、計測精度とばらつきを評価した。まずオーバーレイ計測に関しては、第一に、ダブルパターンニング適用先端デバイス  $32\text{nmL/S}$  (Lines and Spaces) 配線層にてチップ内オーバーレイを計測した。高さ-高さ相関関数を用いてオーバーレイ相関の空間距離依存性を解析することで、近距離でのばらつき量から実効的な計測精度として  $\pm 0.5\text{nm}$  が得られ、また計測パターンのチップ内配置に関する指針が得られた。さらに、オーバーレイ計測値とデバイス配線間容量の電気計測結果の間に非常に高い相関があることを確認し、オーバーレイ計測値の信頼性を検証した。第二に、ダブルパターンニング適用先端デバイスコンタクトホール層にて二次元パターンである実デバイスを用いてチップ内オーバーレイを計測した。また、CD-SEM オーバーレイ計測をパターン位置シフト計測にも応用し、ホールアレイ端部やフォ

フォーカスずれ時のパターンシフトがオーバーレイに与える影響を解析し、その対策やパターンシフトを考慮したプロセスウインドウ定義を提案した。さらに、今後必要になると思われる光学-SEM のハイブリッド計測を本コンタクトホール層チップ内オーバーレイ補正に対して試行し、その効果を検証した。次に、露光量・フォーカス計測に関しては、先端デバイス微細加工プロセスで用いられる複数の露光装置照明条件およびレジストプロセス条件にて露光量・フォーカスを計測し、開発したアルゴリズムの汎用性、ロバスト性を検証した。また、高さ-高さ相関関数を用いて露光量・フォーカスばらつきの空間距離依存性を解析し、近距離でのばらつき量から実効的な計測精度として露光量 $\pm 0.6\%$ 、フォーカス $\pm 7\text{nm}$  が得られた。またフォーカス相関の空間距離依存性から、 $100\mu\text{m}$  程度以上の距離で増加するフォーカスばらつきの原因としてウエハ平坦性起因フォーカスばらつきを推定した。

本研究の成果は、先端デバイスプロセス開発におけるプロセスパラメータばらつきの低減や生産時の製品ウエハ上プロセスパラメータ計測・管理に利用できる。また、実デバイス上のプロセスパラメータをモニターする計測パターン配置に関する指針や、露光装置における各種補正機構開発の必要空間分解能に関する指針としても利用されていくと考える。