

## 審査の結果の要旨

氏名 堀田 尚二

半導体LSI製造のためのリソグラフィ工程におけるプロセスウインドウ(プロセス余裕度)は、回路パターンの超微細化に伴って急速に狭まっている。このような状況において極微細パターンを高精度に形成するために、ウエハ上に形成された微細パターンの露光状態などを極めて高い精度で計測する必要性が高まっている。

本論文は、「測長SEMを用いた微小領域プロセスばらつき計測評価法の研究」と題して、測長SEMを使ってリソグラフィプロセスパラメータを実デバイス近傍の微小領域で高精度に計測し、プロセスばらつきを評価する手法を提案し、その有効性を実証した研究である。

第1章では、まず hp 22nm node 以降の先端リソグラフィにおいては Low-k1 リソグラフィやマルチパターンニングプロセスが必須となることから、その狭いプロセス余裕度に対応するためには露光量 $\pm 1\%$ 以下、フォーカス $\pm 10\text{nm}$ 以下、オーバーレイ $\pm 1\text{nm}$ 以下という極めて高い計測精度が要求されること、かつこれらプロセスパラメータは微小な計測パターンでかつ実デバイス近傍において計測する必要があること述べている。これに対応して、本論文では CD-SEM(測長 SEM)を用いる超高精度計測技術、および測定されるプロセスパラメータのばらつき解析手法の開発を研究の目的としている。

第2章では、プロセスパラメータばらつきの計測では計測サンプリング間隔が一定で無いことなどを考慮して、プロセスパラメータ測定データのばらつき解析手法として、「高さ-高さ相関関数」を用いて空間距離依存性を解析する方法を提案している。

第3章では、ピッチ分割ダブルパターンニングプロセスにおける2層間のオーバーレイの高精度計測技術の開発について述べている。まず、一次元 L&S パターンを用いた CD-SEM オーバーレイ計測技術を開発し、光学オーバーレイ計測との相関や計測精度の評価を行うことにより計測パターンの小型化が可能であることを示している。また、先端実デバイスの配線層パターン内に配置した小型オーバーレイ計測パターンによってチップ内オーバーレイの CD-SEM 計測が可能であることを示し、測定データを「高さ-高さ相関関数」を用いてオーバーレイ相関の空間距離依存性を明らかにすることにより計測パターンのチップ内配置に関する指針を得ている。

第4章では、前章で述べた CD-SEM オーバーレイ計測法を拡張し、2次元複雑パターン対応のオーバーレイ計測アルゴリズムの開発について述べている。パターンの対称性の利用により計測精度が向上できることを示した上で、先端デバイスコンタクトホール層でのオーバーレイ計測結果について、高さ-高さ相関によるオーバーレイ相関解析によりL&Sの場合(第3章)と同様の空間距離依存性を確認するとともに、実効計測精度として $\pm 1.1\text{nm}$ を得ている。また、CD-SEMの計測スループットが低いという弱点を克服するため、光学-SEMハイブリッド計測によるオーバーレイ補正法を考案し、先端デバイスコンタクトホール層を用いて、その有効性を検証している。

第5章では、Low- $k_1$  プロセス適用の実デバイスパターンの近傍に挿入可能な小型計測パターンを用いて、露光量・フォーカスの高精度計測技術を開発している。ここでは、露光量とフォーカスを独立に計測できる計測パターンを設計することにより高精度化が可能であること、提案手法は Scatterometry 技術と同程度以上の計測精度を有していること、提案する計測アルゴリズムは汎用性とロバスト性があることを示している。そして、露光量・フォーカスの計測においても同様に測定データばらつきに明確な空間距離依存性があることを示すとともに、開発した計測技術によって、 $10\mu\text{m}$ 程度の微小領域での露光量・フォーカスの計測において、露光量 $\pm 0.6\%$ 、フォーカス $\pm 7\text{nm}$ という極めて高い実効的計測精度を実現出来ることを実証している。

第6章では、本論文の結論を述べている。

以上のとおり本論文は、超微細パターンのリソグラフィプロセスにおける露光量、フォーカス、オーバーレイの測長 SEM を用いる超高精度な計測手法、およびプロセスばらつきの評価方法を提案し、その有効性を実証したものである。新たに開発した計測および評価の技術は、次世代の極微細リソグラフィプロセスの安定化に大きく貢献するものであることから、博士論文として合格と判定される。

よって本論文は博士(工学)の学位請求論文として合格と認められる。

以上